



PCT

特許協力条約に基づいて公開された国際出願

<p>(51) 国際特許分類6 G09G 3/36</p>	<p>A1</p>	<p>(11) 国際公開番号 WO99/04384</p> <p>(43) 国際公開日 1999年1月28日(28.01.99)</p>
<p>(21) 国際出願番号 PCT/JP97/03600</p> <p>(22) 国際出願日 1997年10月8日(08.10.97)</p> <p>(30) 優先権データ 特願平9/203792 1997年7月14日(14.07.97) JP</p> <p>(71) 出願人 (米国を除くすべての指定国について) セイコーエプソン株式会社 (SEIKO EPSON CORPORATION)[JP/JP] 〒163-08 東京都新宿区西新宿2丁目4番1号 Tokyo, (JP)</p> <p>(72) 発明者; および (75) 発明者/出願人 (米国についてのみ) 青木 透(AOKI, Toru)[JP/JP] 〒392 長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内 Nagano, (JP)</p> <p>(74) 代理人 弁理士 井上 一, 外(INOUE, Hajime et al.) 〒167 東京都杉並区荻窪五丁目26番13号 荻窪TMビル2階 Tokyo, (JP)</p>		<p>(81) 指定国 JP, US.</p> <p>添付公開書類 国際調査報告書</p>
<p>(54)Title: LIQUID CRYSTAL DEVICE, METHOD FOR DRIVING THE SAME, AND PROJECTION DISPLAY AND ELECTRONIC EQUIPMENT MADE USING THE SAME</p> <p>(54)発明の名称 液晶装置及びその駆動方法、並びにそれを用いた投写型表示装置及び電子機器</p> <p>(57) Abstract</p> <p>A liquid crystal device which can reduce the deterioration of the picture quality caused by optical crosstalk. Data signals supplied to a data signal line (Sn) change within the range of the negative data voltage amplitude between a first potential (B1) and a second potential (W2) when a negative voltage is applied across a liquid crystal layer, and change within the range of the positive data voltage amplitude between a third potential (W2) and a fourth potential (B2) when a positive voltage is applied across the liquid crystal layer. The data signal line (Sn) is precharged with a negative precharging potential (PV1) or a positive precharging potential (PV2) before the data signals are supplied to the line (Sn). The positive and the negative precharging potentials are asymmetrically set with respect to the center potential (VC) of the data voltage amplitude between the first and the fourth potentials. In addition, the negative precharging potential (PC1) is set closed to the first potential (B1) than the center potential (VC1) of the positive data voltage amplitude.</p> <div data-bbox="698 1260 1429 1848"> <p>a ... 8 V (half-tone displaying potential)</p> <p>b ... 4 V (half-tone displaying potential)</p> <p>c ... negative voltage driving</p> <p>d ... maximum potential at Sn</p> <p>e ... potential at A (m, n)</p> <p>f ... minimum potential at Sn</p> <p>g ... maximum potential at Sn+1</p> <p>h ... potential at A (m, n+1)</p> <p>i ... minimum potential at Sn+1</p> </div>		

(57)要約

光クロストークに起因した画質の劣化を低減できる液晶装置である。データ信号線 (S_n) に供給されるデータ信号は、液晶層に負極性の電圧を印加する際には第1電位 (B₁) と第2電位 (W₂) との間の負極性データ電圧振幅の範囲で変化し、液晶層に正極性の電圧を印加する際には第3電位 (W₂) と第4電位 (B₂) との正極性データ電圧振幅の範囲で変化する。このデータ信号をデータ信号線 (S_n) に供給する前に、負極性プリチャージ電位 (P_{V1}) または正極性プリチャージ電位 (P_{V2}) により、データ信号線 (S_n) がプリチャージされる。この正極性及び負極性プリチャージ電位は、第1, 第4電位間のデータ電圧振幅の中心電位 (V_C) に対して非対称に設定される。さらに、負極性プリチャージ電位 (P_{C1}) を、正極性データ電圧振幅の中心電位 (V_{C1}) よりも、第1電位 (B₁) に近づけて設定した。

PCTに基づいて公開される国際出願のパンフレット第一頁に掲載されたPCT加盟国を同定するために使用されるコード(参考情報)

AL	アルバニア	FI	フィンランド	LK	スリ・ランカ	SI	スロヴェニア
AM	アルメニア	FR	フランス	LR	リベリア	SK	スロヴァキア
AT	オーストリア	GA	ガボン	LS	レソト	SL	シエラ・レオネ
AU	オーストラリア	GB	英国	LT	リトアニア	SN	セネガル
AZ	アゼルバイジャン	GD	グレナダ	LU	ルクセンブルグ	SZ	スワジランド
BA	ボスニア・ヘルツェゴビナ	GE	グルジア	LV	ラトヴィア	TD	チャド
BB	バルバドス	GH	ガーナ	MC	モナコ	TG	トーゴ
BE	ベルギー	GM	ガンビア	MD	モルドヴァ	TJ	タジキスタン
BF	ブルキナ・ファソ	GN	ギニア	MG	マダガスカル	TM	トルクメニスタン
BG	ブルガリア	GW	ギニア・ビサウ	MK	マケドニア旧ユーゴスラヴィア	TR	トルコ
BJ	ベナン	GR	ギリシャ		共和国	TT	トリニダード・トバゴ
BR	ブラジル	HR	クロアチア	ML	マリ	UA	ウクライナ
BY	ベラルーシ	HU	ハンガリー	MN	モンゴル	UG	ウガンダ
CA	カナダ	ID	インドネシア	MR	モーリタニア	US	米国
CF	中央アフリカ	IE	アイルランド	MW	マラウイ	UZ	ウズベキスタン
CG	コンゴ	IL	イスラエル	MX	メキシコ	VN	ヴェトナム
CH	スイス	IN	インド	NE	ニジェール	YU	ユーゴスラビア
CI	コートジボアール	IS	アイスランド	NL	オランダ	ZW	ジンバブエ
CM	カメルーン	IT	イタリア	NO	ノルウェー		
CN	中国	JP	日本	NZ	ニュージーランド		
CU	キューバ	KE	ケニア	PL	ポーランド		
CY	キプロス	KG	キルギスタン	PT	ポルトガル		
CZ	チェコ	KP	北朝鮮	RO	ルーマニア		
DE	ドイツ	KR	韓国	RU	ロシア		
DK	デンマーク	KZ	カザフスタン	SD	スーダン		
EE	エストニア	LC	セントルシア	SE	スウェーデン		
ES	スペイン	LI	リヒテンシュタイン	SG	シンガポール		

明 細 書

液晶装置及びその駆動方法、並びにそれを用いた投写型表示装置及び電子機器

〔技術分野〕

本発明は、液晶装置及びその駆動方法、並びにそれを用いた投写型表示装置及び電子機器に関する。

〔背景技術〕

例えば、アクティブマトリクス型の液晶装置では、一走査信号線に複数接続されたTFT（薄膜トランジスタ）等のスイッチング素子を介して、各画素の液晶層にデータを書き込む動作を点順次駆動により実施している。

また、液晶にかかる電圧の偏りによる表示むらをなくし、液晶にかかる直流電流による液晶の劣化などを防ぐために、液晶に印加される電圧の極性を所定のタイミングで反転させる極性反転駆動が行われている。

極性反転駆動とは、液晶の一端に、液晶の他端に印加される電位を基準として異なる極性（正または負の極性）の電圧を印加する駆動である。尚、本明細書における「極性」とは、液晶の両端に印加される電圧の極性を意味する。極性反転駆動するには、TFTを用いたアクティブマトリクス型では、液晶を挟んで画素電極と対向する共通電極に印加する電位を変化させるか、あるいは、画素電極に印加される画像データ信号の電圧振幅の中間電位を基準として画像データ信号の電位レベルを変化させている。

ここで、前記極性反転においては、走査信号線を選択することに極性反転を行ういわゆるライン毎の反転、あるいはこれに、一走査信号線に接続された画素毎に極性反転を行ういわゆるドット毎の反転を組み合わせた極性反転駆動方式が知られている。

図11、図12に、極性反転駆動方式について説明するための模式図を示す。従来のアクティブマトリクス型の液晶装置では、点順次駆動でかつ画素毎（ライ

ン毎も含む)の極性反転駆動方式を採用し、また、データ信号線のプリチャージは直前のブランキング期間に一括して行う方式を採用している。

図11、図12において、S1～S4はデータ信号線を示し、H1～H4は走査信号線を示している。各画素の「+」、「-」は、該画素の液晶に印加される電圧およびその直前にデータ信号線に供給されるプリチャージ電位の極性を示している。図11はNフィールドでの各画素の電圧極性を、図12はN+1フィールドでの各画素の電圧極性を示している。画素毎及びライン毎の極性反転駆動においては、同一データ信号線と接続された隣合う画素毎(図11、図12で縦方向にて隣接する画素毎)に、異なる極性にて電圧が印加されるようになっている。

この場合、同一データ信号線に接続され、かつ、異なる走査信号線に接続された隣り合う2つの画素に、表示上で例えば同じ黒データを書き込む場合でも、極性反転駆動のために各々の黒データの信号レベルは異なっている。このとき、データ信号線自体が寄生容量を持つため、データ信号線の電位を、正極性側の黒レベル電位から負極性側の黒レベル電位に変化させるのに時間を要する。

図13、図14を参照して、同一のデータ信号線に接続された隣り合う2つの画素に、それぞれ同じ黒を書き込む動作を場合のデータ信号線の電位の変化について説明する。

図13において、C10はデータ信号線S1に寄生する容量(つまり、データ信号線S1の等価容量)を示す。また、図13の左側に記載の「-」、「+」は、画素22、24に書き込まれる電圧の極性を示している。なお、画素22、24は共に「黒」を表示するものとする。画素はスイッチング素子を介してデータ信号が供給される蓄積容量及び画素電極と、画素電極と共通電極の間で電圧印加される液晶層とからなる。

図14に示すように、水平走査期間T1において、画素22の一端に黒レベル電位B1を印加して黒表示し、次の水平走査期間T2において、画素24の一端に黒レベル電位B2を印加して同様に黒表示する。この場合、画素22、24の他端には、各黒レベル電位B1、B2間に設定された共通電位が印加されているため、画素22には負極性の電圧が印加され、画素24には正極性の電圧が印加

され、同じ黒表示でも液晶への印加電圧の極性が反転されている。しかも、上記のようなノーマリホワイトの表示では、それぞれの黒レベル電位 B_1 と B_2 との電位差が、他の階調表示の場合と比較して最も大きくなる。よって、プリチャージを行わなければ、画像データ信号自体によってデータ信号線 S_1 の寄生容量 C_{10} を充電（あるいは放電）して、図中「 R_1 」で示すようにデータ信号線の電位を黒レベル電位 B_1 から B_2 へと変化させなければならない。

これに対し、データ信号の供給に先立ち、データ信号の極性と同じ極性のプリチャージを行っておけば、つまり、水平走査期間 T_2 の前にプリチャージを行ってデータ信号線 S_1 を高電位の第2のプリチャージ電位 PV_2 に保持しておけば、図中「 R_2 」で示すように、データ信号線の電位を第2のプリチャージ電位 PV_2 から黒レベル電位 B_2 へと変化させるだけで良く、データ信号線 S_1 の寄生容量 C_{10} の充電（放電）の量が小さくて良い。ゆえに、液晶の駆動が高速化される。

ところで、従来の液晶装置においては、黒レベル電位 B_1 、 B_2 をそれぞれ $1V$ 、 $11V$ とし、白レベル電位 W_1 、 W_2 をそれぞれ $5V$ 、 $7V$ とし、プリチャージ電位 PV_1 、 PV_2 をそれぞれ $4V$ 、 $8V$ に設定していた。すなわち、プリチャージ電位 PV_1 、 PV_2 は、ビデオ振幅である黒レベル電位 B_1 、 B_2 間の中心電位（ $6V$ ）に対して対称に設定していた。

この $4V$ 、 $8V$ は、中間調表示レベルの時に液晶の一端にスイッチング素子を介して印加される電圧であり、液晶印加電圧（ V ）と液晶装置の透過率（ T ）との関係を示す $T-V$ カーブが最も急峻となる時の電位レベルに相当している。換言すれば、この $4V$ 、 $8V$ は、液晶への印加電圧の変化に対する透過率変化が最も大きい時の電位レベルに相当している。プリチャージ電位 PV_1 、 PV_2 をこのように設定すると、プリチャージ電位から中間調表示のための電位になるまでデータ信号線を短時間で充放電でき、サンプリング期間が短くなっても正確な中間調表示が可能となる。

ところで、光源光を用いて液晶表示を行う液晶装置例えばプロジェクタなどの投写型液晶装置では、光クロストークが問題となっている。光クロストークとは、

基板上に形成されたスイッチング素子例えばTFT（薄膜トランジスタ）に光によってキャリアが発生して、そのTFTに接続された画素にて蓄積されていた電荷がリークし、そのTFTに接続されたソース線（データ信号線）の電位の影響を受けて画素に蓄積された電荷が変動する現象である。この問題自体は公知であるが、本発明者はこの光クロストークとプリチャージ電位との関係を解明した。このことを、図15～図17を参照して説明する。

図15は、中央領域Aを黒表示し、その周囲領域Bを中間調表示した画面を示している。データ信号線 S_n は、中間調表示される画素のみと接続され、データ信号線 S_{n+i} には中間調表示及び黒表示される画素に接続されている。また、中間調表示領域Bの画素のうち、データ信号線 S_n に接続された画素を $A(m, n)$ とし、データ信号線 S_{n+i} に接続された画素を $A(m, n+i)$ とする。

図16は、画素 $A(m, n)$ 及び画素 $A(m, n+i)$ を共に正極性の電圧にて駆動するときの電荷のリークを説明するための概略説明図である。図16において、画素 $A(m, n)$ 及び画素 $A(m, n+i)$ の一端に8Vの電圧を、データ信号線 S_n 、 S_{n+i} を介して供給しようとする、各画素の液晶層には実際には8Vよりも ΔV_1 だけ低い電圧が充電される。その理由は、スイッチング素子をNチャンネル型トランジスタとすると、このトランジスタのゲートに高電圧を印加してオンさせ、画素に充電する際に、そのトランジスタのゲートドレイン（画素電極側電極）間の寄生容量に充電された電荷がトランジスタがオフになった際に蓄積容量及び画素電極側に流れ込んで電圧降下 ΔV_1 が生ずるからである。

他の理由は、各データ信号線 S_n 、 S_{n+i} に接続されたサンプリングスイッチをNチャンネル型トランジスタとすると、上記と同様の作用により、そのトランジスタのゲートドレイン（データ線側電極）間の寄生容量に起因した電圧降下 ΔV_2 が生ずるからである。

スイッチング素子及びサンプリングスイッチの双方をNチャンネル型トランジスタとすると、上記の2種の電圧降下により、液晶層に充電される電圧はサンプリングされる前のデータ電圧より低下している。電圧降下 ΔV は $\Delta V = \Delta V_1 +$

$\Delta V 2$ により近似される。ただし、以下の説明では、スイッチング素子での電圧降下のみを考慮して説明する。

ここで、スイッチング素子を介して8 Vより低いチャージ電圧が印加された画素A (m, n) は、チャージ電圧よりも低いまたは高いプリチャージ電位及びデータ信号電位である4 Vまたは8 Vが印加されるデータ信号線S_nの電位の影響を受けて、スイッチング素子においてリークが生ずる。また、スイッチング素子を介して8 Vより低いチャージ電圧が印加された画素A (m, n + i) では、チャージ電圧よりも低いまたは高い黒レベルデータ信号電位である1 Vまたは11 Vが印加されるデータ信号線S_{n + i}の電位の影響を受けて、スイッチング素子においてリークが生ずる。すなわち、両画素A (m, n)、A (m, n + i) は、正極性の中間調表示の電圧がチャージされている場合には、このチャージ電圧より電位の高い及び低いプリチャージ電位、またはこれより高い及び低いデータ信号電位が印加されるデータ信号線との間でリークが生じ、画素に充電された電荷がスイッチング素子を介して交互に充電・放電されるので、結果としてデータ信号線の電位の影響を受けにくい。

図17は、画素A (m, n) 及び画素A (m, n + i) に負極性の電圧を充電したときの電荷のリークを説明するための概略説明図である。図17において、画素A (m, n) 及び画素A (m, n + i) に4 Vの電圧をデータ信号線S_n, S_{n + i}を介して供給しようとする、各画素の液晶層には実際には4 Vよりも低い $\Delta V 1$ だけ低い電圧が印加される。その理由は上記と同じである。

ここで、4 Vより低いチャージ電圧に充電された画素A (m, n) は、チャージ電圧よりも高いプリチャージ電位及びデータ信号電位である4 Vまたは8 Vが印加されるデータ信号線S_nの電位の影響を受け、スイッチング素子においてリークが生ずる。従って、負極性電圧駆動の場合の画素A (m, n) は、常にチャージ電圧よりも高い電位となっているデータ信号線との間でリークが生じ、データ信号線から電荷がチャージされて常に正方向にチャージ電圧が変動してしまう。

一方、4 Vより低いチャージ電圧に充電された画素A (m, n + i) は、それよりも低いまたは高い黒レベルデータ信号電位である1 Vまたは11 Vが印加さ

れるデータ信号線 S_{n+i} の電位の影響を受けて、スイッチング素子にてリークが生ずる。従って、画素 $A(m, n+i)$ では、負極性の電圧がチャージされている場合には、充電されていたチャージ電圧が正負の双方に交互に変動することになり、結果としてデータ信号線の電位の影響を受けにくい。

本発明者は、以上のことから、光クロストークによる画質の劣化が、特に図 17 で説明した負極性電圧印加時に顕著であると解明した。その理由は、負極性画電圧印加時には画素 $A(m, n)$ に充電された電圧が常に正極性方向つまり表示上で白側に一方的に変動するため、本来、同一の階調表示がなされるべき画素 $A(m, n)$ と画素 $A(m, n+i)$ との間で表示階調差が生じ、両者の階調差が大きくなるからである。

なお、スイッチング素子を P チャンネル型トランジスタにて形成した場合には、トランジスタの寄生容量に起因するシフト ΔV_1 は、画素に充電されたチャージ電圧を ΔV_1 分電圧上昇させることになる。つまり、図 16、図 17 において電圧 V_c を基準とした電位関係を逆転させ、電圧 V_c の上側を負極性、下側を正極性とした電位関係になるので、図 16 が負極性電圧駆動時、図 17 が正極性電圧駆動時となる。このような場合は、図 17 の画素 $A(m, n)$ において、チャージ電圧が正極性の場合（図 17 での下側に相当）上記したのと同様の現象を受けてデータ信号線に電荷が流れだし画素 $A(m, n)$ のチャージ電圧が一方的に負方向（図の上側に相当）へ変動することになって、正極性電圧駆動時に光クロストークの起因した画質の劣化が目立つことが判明した。

さらに他の課題について説明すると、近年では高精細な液晶表示が求められ、一走査線上の画素数が増加するにつれ、データ信号のサンプリング信号が高周波数化される。このとき、高周波数のサンプリング信号にて駆動されるサンプリングスイッチによりスイッチングノイズが生じ、これがデータ信号線に重畳される。サンプリング期間が短いと、スイッチングノイズの影響がなくなる前にサンプリングが終了するため、本来のデータを液晶層に印加することができなくなる。

本発明の目的は、光クロストークに起因した画質の劣化を低減することができ、る液晶装置及び液晶表示方法並びにそれを用いた投写型表示装置及び電子機器を

提供することにある。

本発明の他の目的は、データサンプリング信号の高周波数化に伴う、データ信号の書き込み不良を抑えることにより、本来のデータ信号に忠実な電圧を液晶層に供給して画質を向上することができる液晶装置及び液晶表示方法並びにそれを用いた投写型表示装置及び電子機器を提供することにある。

[発明の開示]

本発明の一態様によれば、

複数のデータ信号線と複数の走査信号線の交差により形成される複数の画素の各々に、液晶層に電氣的に接続されたスイッチング素子を配置して成り、前記液晶層に印加される電圧の極性を所定期間毎に反転させて駆動する液晶装置において、

前記複数の走査信号線の少なくとも1本を選択する走査信号を、前記複数の走査信号線に供給する走査側駆動手段と、

前記複数のデータ信号線の各々に前記データ信号を供給するためのデータ側駆動手段と、

前記複数のデータ信号線の各々に前記データ信号を供給するのに先立って、当該データ信号に基づいて前記画素の液晶層に印加される電圧の極性と同一極性の正極性又は負極性プリチャージ電位にて、前記複数のデータ信号線の各々をプリチャージする複数のプリチャージ用スイッチング手段と、を有し、

前記データ信号は、前記液晶層に負極性の電圧を印加する際には第1電位とそれよりも高い第2電位との間の負極性データ電圧振幅の範囲で変化し、前記液晶層に正極性の電圧を印加する際には前記第2電位よりも高い第3電位とそれよりも高い第4電位との間の正極性データ電圧振幅の範囲で変化し、

前記正極性及び負極性プリチャージ電位は、前記第1、第4電位間のデータ電圧振幅の中心電位に対して非対称に設定され、かつ、前記負極性プリチャージ電位を、前記負極性データ電圧振幅の中心電位よりも、前記第1電位に近づけて設定したことを特徴とする。

本発明によれば、中間調表示のための電位よりも第1電位に近づけて設定された負極性のプリチャージ電位により、データ信号線がプリチャージされる。すなわち、本発明では、データ信号線に接続された画素の階調レベルとは関係なく、周期的に第1電位に近いプリチャージ電位をデータ信号線に印加する。従って、画素に中間階調表示の負極性のチャージ電圧が充電された場合に、画素のスイッチング素子に光クロストークが生じたとしても、その画素が接続されるデータ信号線には、充電されたチャージ電圧よりも低い負極性プリチャージ電位が周期的に印加され、さらにチャージ電圧よりも高い正極性プリチャージ電位及びデータ信号電位が周期的に印加されるので、図17にて説明したように正極性側に一方的に電位変動してしまうことがなく、スイッチング素子のリークによる画質の劣化が低減される。

より具体的には、本発明は複数のスイッチング素子の各々が、Nチャンネル型トランジスタにより形成された場合に適用できる。例えば図17のプリチャージ電位 $PV1$ を、図2の通り第1電位($B1$)に近い値に変更すれば、画素 $A(m, n)$ 及び画素 $A(m, n+i)$ のスイッチング素子が光によりリークしたとしても、その画素が接続されたデータ信号線 S_n 、 S_{n+i} は共に、その後、第1電位(図2の黒レベル電位 $B1$)に近い電位の負極性プリチャージ電位と正極性プリチャージ電位とが周期的に印加される。従って、負極性の中間階調表示の電圧を画素に印加する場合であっても、両画素 $A(m, n)$ 、 $A(m, n+i)$ は、図17とは異なり、その電圧に対して正及び負の電圧が交互に印加されるデータ信号線との間でリークが生じる。このため、光クロストークに起因した画質の劣化を低減できる。

上述した通りに負極性プリチャージ電位を設定すると、複数のサンプリング用スイッチング手段の各々をNチャンネル型トランジスタにより形成した場合にも効果がある。この場合、サンプリング用スイッチング手段をオンすると、スイッチングノイズが生じて、これがデータ信号線に重畳する。ここで、このスイッチングノイズは、データ信号線の電位を負方向に放電させる時間を長くするように悪影響を与え、特にデータ信号線の電位が、サンプリング期間内に最も低いデー

タ信号電位である第1電位となるまで放電されるのを妨げる。そこで、負極性プリチャージ電位を第1電位に近づけ、この負極性プリチャージ電位から第1電位までの電位差を少なくすることで、サンプリング期間内にてデータ信号線が第1電位となることを補償している。

ここで、負極性プリチャージ電位は第1電位よりも高いことが好ましい。負極性プリチャージ電位が第1電位より低くなると、Nチャンネル型トランジスタのゲートソース間の電圧差がなくなりリークが生ずるからである。

また、正極性プリチャージ電位は第3電位より低いことが好ましい。上述したスイッチングノイズは、データ信号線の電位を正方向に充電させる時間を短くするように作用する。このため、第3電位より低い正極性プリチャージ電位にてプリチャージ後に、データ信号線の電位を第3電位及び第4電位間のいずれのデータ信号電位に設定する場合も、常にデータ信号線を充電させれば良く、スイッチングノイズを利用してこの充電を早められるからである。

本発明の他の態様によれば、正極性プリチャージ電位を、正極性データ電圧振幅の中心電位よりも、第4電位に近づけて設定することができる。

この場合、中間調表示のための電位よりも第4電位に近づけて設定された正極性のプリチャージ電位により、データ信号線がプリチャージされる。従って、画素のスイッチング素子に光クロストークが生じたとしても、その画素は第4電位に近い正極性プリチャージ電位と負極性プリチャージ電位とに交互に設定されるデータ信号線の電位の影響を交互に受けるので、先に説明したように負極性側に一方的に電位変動してしまうことがなく、スイッチング素子のリークによる画質の劣化が低減される。

より具体的には、本発明は複数のスイッチング素子の各々が、Pチャンネル型トランジスタにより形成された場合に適用できる。例えば正極性プリチャージ電位 $PV1$ を、後述する図7の通り第4電位に近い値に変更すれば、画素 $A(m, n)$ 及び画素 $A(m, n+i)$ にチャージされた電圧が、スイッチング素子の光リークによりデータ信号線の電位の影響を受けたとしても、そのデータ信号線 S_n 、 S_{n+i} には、第4電位（図7の黒レベル電位 $B2$ ）に近い正極性プリチャ

ージ電位と、負極性プリチャージ電位とが周期的に印加される。従って、正極性の電圧を画素に充電する場合であっても、両画素 $A(m, n)$ 、 $A(m, n+i)$ は、その電圧に対して正及び負極性の電圧に交互に設定されるデータ信号線との間でリークが生じるので、データ信号線の影響を受けにくくなる。このため、光クロストークに起因した画質の劣化を低減できる。

上述した通りに正極性プリチャージ電位を設定すると、複数のサンプリング用スイッチング手段の各々をPチャンネル型トランジスタにより形成した場合にも効果がある。この場合、サンプリング用スイッチング手段をオンすると、スイッチングノイズが生じて、これがデータ信号線に重畳する。ここで、このスイッチングノイズは、データ信号線の電位を正方向に充電させる時間を長くするように悪影響を与え、特にデータ信号線の電位が、サンプリング期間内に最も高いデータ信号電位である第4電位となるまで充電されるのを妨げる。そこで、正極性プリチャージ電位を第4電位に近づけ、この正極性プリチャージ電位から第4位までの電位差を少なくすることで、サンプリング期間内にてデータ信号線が第4電位となることを補償している。

ここで、正極性プリチャージ電位は第4電位よりも低いことが好ましい。正極性プリチャージ電位が第4の電位より高くなると、Pチャンネル型トランジスタのゲートソース間の電圧差がなくなりリークが生ずるからである。

また、負極性プリチャージ電位は第2位より高いことが好ましい。上述したスイッチングノイズは、データ信号線の電位を負方向に放電させる時間を短くするように作用する。このため、第2電位より高い負極性プリチャージ電位にてプリチャージ後に、データ信号線の電位を第2電位及び第1電位間のいずれのデータ信号電位に設定する場合も、常にデータ信号線を放電させれば良く、スイッチングノイズを利用してこの放電を早められるからである。

なお、本発明にて用いられるスイッチング素子は、実施の形態にて示される薄膜トランジスタだけでなく、液晶パネル基板の素子形成基板を単結晶シリコン基板で形成した場合はMOSトランジスタで構成することができる。また、MIMなどの2端子型非線形素子により形成することもできる。

本発明は、特に光クロストークに起因した画質の劣化を低減する観点から言えば、上記発明の液晶装置を光源光を変調するライトバルブとして用いる投写型表示装置に適用するものが好ましい。この他、光源光を用いた透過型または反射型の液晶装置を備えた種々の電子機器にも本発明は有効である。

[図面の簡単な説明]

図1は、本発明のアクティブマトリクス型液晶装置の概略説明図である。

図2は、本発明の実施の形態1にて負極性電圧にて液晶を駆動したときの画素の電位とそのリーク先のデータ信号線の電位とを示す概略説明図である。

図3は、本発明の実施の形態1にて正極性電圧にて液晶を駆動したときの画素の電位とそのリーク先のデータ信号線の電位とを示す概略説明図である。

図4は、画素A ($m-1, n$) と画素A (m, n) を模式的に示す概略説明図である。

図5は、図4に示す画素A ($m-1, n$) , 画素A (m, n) に接続されたデータ信号線 S_n の電位変化を示すタイミングチャートである。

図6は、図5のプリチャージ電位を変更した比較例1のタイミングチャートである。

図7は、本発明の実施の形態2にて負極性及び正極性電圧にてそれぞれ液晶を駆動したときの画素の電位とそのリーク先のデータ信号線の電位とを示す概略説明図である。

図8は、図7のプリチャージ電位を変更したときのリークを説明するための概略説明図である。

図9は、本発明の実施の形態2の動作を説明するタイミングチャートである。

図10は、図9のプリチャージ電位を変更した比較例2のタイミングチャートである。

図11は、Nフィールドでの各画素の液晶に印加される電圧の極性を示す概略説明図である。

図12は、N+1フィールドでの各画素の液晶に印加される電圧の極性を示す

概略説明図である。

図 1 3 は、同一のデータ信号線に接続された 2 つの画素を示す概略説明図である。

図 1 4 は、図 1 3 に示す 2 つの画素に、それぞれ同じ黒データを書き込む場合のデータ信号線の電位変化を示す特性図である。

図 1 5 は、光クロストークを説明するための液晶画面の模式図である。

図 1 6 は、負極性電圧にて液晶を駆動したときの画素の電位とそのリーク先のデータ信号線の電位とを示す従来例の概略説明図である。

図 1 7 は、正極性電圧にて液晶を駆動したときの画素の電位とそのリーク先のデータ信号線の電位とを示す従来例の概略説明図である。

図 1 8 は、本発明による画像表示装置を用いて構成される電子機器の概略図である。

図 1 9 は、本発明が適用される液晶プロジェクタの概略図である。

図 2 0 は、本発明が適用されるパーソナルコンピュータ (P C) の概略図である。

[発明を実施するための最良の形態]

<実施の形態 1>

(装置の概略構成)

図 1 に、実施の形態 1 に係る液晶装置の全体概要が示されている。図 1 に示すように、この液晶装置は、電子機器例えば液晶プロジェクタのライトバルブとして用いる小型液晶装置であり、液晶パネルブロック 1 0 と、タイミング回路ブロック 2 0 と、データ処理ブロック 3 0 とに大別される。

タイミング回路ブロック 2 0 は、クロック信号 C L K と同期信号 S Y N C とが入力され、シフトスタート信号、シフトクロック信号、プリチャージ信号等、所定のタイミング信号を出力するものである。

データ処理回路ブロック 3 0 は、液晶表示に適するようにデータの増幅、反転等によりデータを処理する回路ブロックである。なお、このデータ処理ブロック

30において、各画素に対応するデータ信号を、極性反転基準電位を基準として一画素ごとに極性反転している。また、この極性反転は、垂直走査期間毎（フィールド毎あるいはフレーム毎）反転される。

液晶パネルブロック10は、一对の基板間に液晶が封入され、一方の基板上に画素領域100と、走査側駆動回路102と、データ側駆動回路104とを備え、これと対向する他方の基板上に共通電極を備えて構成される。一对の液晶パネル基板の外側には偏光板が配置される。なお、これらの駆動回路は、液晶パネル基板とは分離して、外付けICとして構成しても良い。

画素領域100上には、例えば、図1の行方向に沿って延びる複数の走査信号線110と、例えば、列方向に沿って延びる複数のデータ信号線112とが形成されている。なお、本実施の形態では、走査信号線110の総数を492本とし、データ信号線112の総数を652本として説明するが、前記走査信号線およびデータ信号線の本数は特に限定されない。

この各走査信号線110，データ信号線112が交差する各位置には、スイッチング素子114と画素120とが直列に接続されて表示要素が構成されている。各画素120は、一方の基板上に共に形成される、スイッチング素子114と接続される画素電極、及び各画素電極と隣接する走査信号線や容量線との間に形成される蓄積容量117と、対向する他方の基板状に形成される共通電極と、両電極の間に挟持される液晶層116とから構成される。

各画素120のスイッチング素子114がオンする期間を選択期間と称し、オフする期間を非選択期間と称する。選択期間にスイッチング素子114を介して画素120に供給された電圧を、非選択期間にて蓄積する蓄積容量117が画素120に接続されている。

本実施の形態では、スイッチング素子114を、例えば、3端子型スイッチング素子としており、例えばTFT（薄膜トランジスタ）にて構成している。これに限らず、他の3端子型スイッチング素子であるMOSトランジスタ、あるいは2端子型スイッチング素子例えば、MIM（金属－絶縁－金属）素子、MIS（金属－絶縁－半導体）素子などを用いることができる。なお、本実施の形態の画

素領域100は、2端子型または3端子型のスイッチングを用いたアクティブマトリクス型の液晶表示パネルに限らず、単純マトリクス型の液晶表示パネルなど、他の種々の液晶パネルであってもよい。

走査側駆動回路102は、複数の走査信号線110の中から少なくとも1本の走査信号線110を順次選択するための選択期間が設定された走査信号を出力するものである。

データ側駆動回路104は、データ処理回路ブロック30の出力線である例えば1本の信号ラインと、画素領域100のデータ信号線112a, 112b, . . .との間にそれぞれ配置されたサンプリングスイッチ106に対して、画素領域100を点順次駆動するためのサンプリング信号を出力するものである。なお、データ処理回路ブロック30が、公知の相展開回路を有する場合には、データ出力回路ブロック30の出力線は、その相展開数と同じ本数の出力線となる。ここで、相展開回路とは、シリアルデータとしての画像データ信号を、基準クロックに基づいて設定されたサンプリング期間に従ってサンプルホールドし、かつ、一定の画素毎に前記シリアルデータを展開して、データ処理回路ブロック30からの1データ出力期間が基準クロックの整数倍に変換された複数のデータ信号をパラレル出力するものである。

プリチャージ用スイッチ172a, 172b, . . .は、プリチャージ信号により所定のタイミングにてオンし、第1（負極性）のプリチャージ電源供給用ライン174aまたは第2（正極性）のプリチャージ電源供給用ライン174bを、各データ信号線112a, 112b . . .に接続して、データ信号線112をプリチャージするためのものである。プリチャージ電源電圧の極性は、共通電極に印加される共通電極電位を基準としての極性である。

この第1, 第2プリチャージ電源供給ライン174a, 174bには、プリチャージ電源供給用スイッチ190を介して第1のプリチャージ電位PV1, 第2のプリチャージ電位PV2が、走査信号線110を選択すること（一水平走査ごと）に切り換えられて供給される。なお、電源供給用スイッチ190の切り換えタイミングは、少なくともプリチャージ用スイッチ172のオンする前に設定さ

れる。

本実施の形態では、極性反転駆動を実施することから、例えば奇数番目の水平走査期間では、奇数番目のデータ信号線 172 a, 172 c, . . . は第 1 のプリチャージ電源供給ライン 174 a に接続され、偶数番目のデータ信号線 172 b, 172 d, . . . は第 2 のプリチャージ電源供給ライン 174 b に接続される。また、偶数番目の水平走査期間では、奇数番目のデータ信号線 172 a, 172 c, . . . は第 2 のプリチャージ電源供給用ライン 174 b に接続され、偶数番目のデータ信号線 172 b, 172 d, . . . は第 1 のプリチャージ電源供給用ライン 174 b に接続される。なお、このプリチャージ動作の詳細については後述する。

すなわち、本実施の形態では、走査信号線の延びる方向での 1 画素ごとに極性反転駆動し、かつ、データ信号線の延びる方向で 1 ラインごと（一走査信号線毎）に極性反転駆動しており、これに合うように極性反転タイミングが定められている。すなわち、各データ信号線と各画素へ印加するプリチャージ電位とデータ信号の極性は、走査信号線毎あるいは画素毎、だけでなく垂直走査期間毎でも反転されている。なお、プリチャージが必要な場合とは、少なくとも 1 ラインごとに極性反転駆動している場合であり、1 画素毎の極性反転に限定されるものではない。

そして、クロック CLK, 同期信号 SYNC に基づいて形成されたシフトスタート信号がデータ側駆動回路 104 のシフトレジスタに入力され、データ側駆動回路 104 はサンプリング信号を生成する。このサンプリング信号に基づいて、順にサンプリングスイッチ 106 a ~ 106 g がオンされることにより、データ信号のサンプリングが行われている。

（光クロストークの悪影響を低減したプリチャージ動作について）

実施の形態 1 では、各データ信号線についての上述した各サンプリング期間の前のブランキング期間（帰線期間）に、そのサンプリング期間にてサンプリングされるデータ信号に基づき画素に印加される電圧の極性と同一極性で、各々のデータ信号線を同時にプリチャージしている。なお、データ信号に基づき画素に印

加される電圧の極性とは、共通電極電位と基準とした極性である。

このプリチャージ電位とデータ信号電位の関係について図2を参照して説明する。図2は、スイッチング素子114としてNチャンネル型TFTを用い、かつ、ノーマリホワイトの表示を行う場合のデータ信号電位とプリチャージ電位とを示している。図2において、液晶を負極性の電圧で駆動する場合には、データ信号電位は、その階調値に応じて第1電位B1（1V）と第2電位W1（5V）の間で変化する。ノーマリホワイトの表示では、第1の電位B1が黒表示に対応し、第2の電位W1が白表示に対応する。なお、ノーマリブラックの表示では、上記とは逆の関係となる。

図2において、液晶を正極性の電圧で駆動する場合には、データ信号電位は、その階調値に応じて第3電位W2（7V）と第4電位B2（11V）との間で変化する。ノーマリホワイトの表示では、第2の電位W2が白表示に対応し、第4の電位B2が黒表示に対応する。なお、ノーマリブラックの表示では、上記とは逆の関係となる。

従って、このデータ信号電位の振幅中心 V_c は6Vである。また、負極性電圧駆動の場合の振幅（B1～W1）の中心電位 $VC1$ は3Vであり、正極性電圧駆動の場合の振幅（W2～B2）の中心電位 $VC2$ は9Vとなる。

上記の関係は、図16及び図17の場合と同じであるが、本実施の形態では第1のプリチャージ電位PV1と第2のプリチャージ電位PV2とを従来とは異ならせている。

本実施の形態では、第1のプリチャージ電位PV1は1.5Vに設定され、第2のプリチャージ電位PV2は6.5Vに設定されている。このように、第1、第2のプリチャージ電位PV1、PV2は、データ信号電位の振幅中心 V_c に対して非対称に設定されている。

さらに、本実施の形態では、第1のプリチャージ電位PV1（1.5V）は、負極性電圧駆動におけるデータ信号電位の振幅中心 $VC1$ （3V）よりも第1電位（1V）に近づけて設定されている。第2のプリチャージ電位PV2（6.5V）は、正極性電圧駆動の第3電位W2（7V）よりも小さい値に設定されている。

ここで、図15に示す画素A(m, n)と画素A(m, n+i)の液晶を負極性の電圧にて駆動する場合であって、画素の一端に中間調表示のための電圧(4V)を印加する場合について説明する。この場合、図2に示す通り、4Vよりも $\Delta V1$ だけ低下した電圧が画素にチャージされる。この理由を、図4を参照して説明する。

図4において、スイッチング素子(TFT)114のゲートドレイン間の容量をCGD1とし、液晶層116の容量をCLCとし、蓄積容量117をCSTGとし、TFT114のゲートに印加される走査信号の選択期間と非選択期間の電位差を V_g とすると、選択期間において画素にチャージ電圧を印加した直後には、TFT114の寄生容量により電圧降下 $\Delta V1$ が発生する。その $\Delta V1$ は次の式により近似される。

$$\Delta V1 = [CGD1 / (CGD + CCL + CSTG)] \times V_g$$

すなわち、選択期間にCGDに蓄積された電荷が、走査信号が非選択期間の非選択電位になると、CLCとCSTGに流れ込み、CLCとCSTGの蓄積電圧を低下させるのである。

また、サンプリングスイッチ(TFT)106のゲートドレイン間寄生容量による電圧降下 $\Delta V2$ も存在する。TFT106のゲートドレイン間寄生容量をCGD2とし、データ信号線の寄生容量をCD2とし、TFT106のゲートに印加されるサンプリング信号のサンプリング期間と非サンプリング期間の電位差を V_{g2} とすると、その電圧降下 $\Delta V2$ は次の式により近似される。

$$\Delta V2 = [CGD2 / (CGD2 + CD2)] \times V_{g2}$$

従って、サンプリングされる前のデータ信号電位と画素の液晶層に実際に印加される電位との間には、 $\Delta V1$ と $\Delta V2$ の加算により近似される ΔV の電圧降下が発生する。

ところで、図15に示す画素A(m, n)では、データ信号線 S_n に接続された全ての画素にて中間調表示がなされるため、負極性電圧駆動の前のプリチャージ期間では、データ線 S_n が第1のプリチャージ電位 $PV1$ (1.5V)にプリチャージされる。図2が従来の図17と相違する点はこの点である。従来の図1

7の方式では、画素A (m, n) のチャージ電圧は、T F Tにてリークが生ずることで、正方向にのみ変動するが、図2の場合には、データ信号線にチャージ電圧より高い電位、低い電位に交互に印加されるので、チャージ電圧が正負の双方向に交互にシフトするように変動する。チャージ電圧が正負の双方に交互にシフトするように変動する点で、画素A (m, n) と画素A (m, n + i) は同じとなる。このため、画素A (m, n + i) が表示上で黒くなる方向にシフトすると、画素A (m, n) においても同様に表示上で黒くなる方向にシフトし、光クロストークの影響が表示上で相殺される。同様に、画素A (m, n + i) が表示上白くなる方向にシフトすると、画素A (m, n) においても同様に表示上で白くなる方向にシフトし、光クロストークの影響が表示上で相殺される。このようにして、本実施の形態では光クロストークを表示上目立たなくさせることができ、画質が向上する。なお、液晶層を正極性の電圧にて駆動する場合には、図3の通りであり、従来と同様に問題は生じない。また、第2のプリチャージ電位P V 2の作用については後述する。

(プリチャージの全体動作について)

次に、サンプリングスイッチでのスイッチングノイズによる悪影響をも低減したプリチャージの全体動作について説明する。

図1におけるすべてのサンプリングスイッチ106及びスイッチング素子114がNチャンネル型トランジスタにて形成されていた場合の、本発明の液晶装置のタイミングチャートを図5に示す。ここで図5は、図4に示される画素A (m, n) の画素120と、図4に示される画素A (m, n) の画素120にて、共に黒表示し、そのときのデータ信号線における電位の変化を説明するものである。

また、図5では、m - 1番目の水平走査期間におけるプリチャージ信号P Cがハイである期間においては、データ信号線S_nを正極性電位でプリチャージし、m番目の水平走査期間におけるプリチャージ信号P Cがハイである期間においては、データ信号線S_nを負極性電位でプリチャージするものとして説明する。

本実施の形態においては、上述した通り、第1のプリチャージ電位P V 1をたとえば1.5 V、第2のプリチャージ電位P V 2をたとえば6.5 Vに設定して

いる。

$m-1$ 番目の水平同期信号 SYNC が入力されることによって、水平走査信号 ($m-1$) がハイになる。このため、走査信号線 H_{m-1} に接続された全てのスイッチング素子 114 がオンする。この後、プリチャージ信号 PC がハイとなり、全てのプリチャージスイッチ 172 がオンされる。これにより、奇数番目のデータ信号線 $S_1, S_3, \dots, S_{n-1}, S_{n+1}, S_{n+3}, \dots$ には、第1のプリチャージ電源 174a からの第1のプリチャージ電位 PV_1 (1.5 V) が供給される。一方、偶数番目のデータ信号線 $S_2, S_4, \dots, S_n, S_{n+2}, S_{n+4}, \dots$ には、第2のプリチャージ電源 174b からの第2のプリチャージ電位 PV_2 (6.5 V) が供給される。

ここで図5に示すデータ信号線 S_n の電位は、このプリチャージ動作以前に、画素 A ($m-2, n$) にて黒表示を行っていたとすると、黒レベル電位 B_1 (1 V) の付近となっている。その後、上述したプリチャージ動作が開始されるため、データ信号線 S_n は第2のプリチャージ電位 PV_2 (6.5 V) にプリチャージされる。なお、データ信号線 S_n は寄生容量 CD_2 を有するため、プリチャージ期間が終了した後もデータ信号線 S_n は第2のプリチャージ電位 PV_2 を維持する。

さらにその後、図4の走査信号線 H_{m-1} と接続された全ての画素に対し、データ信号のサンプリングが開始される。データ信号のサンプリングは、たとえばデータ信号線 112 の総数が 652 本であれば、例えば左端のデータ信号線から順に、サンプリング信号に応じてデータ信号線毎にデータ信号を順次サンプリングする点順次方式によって行われる。そして、画素 A ($m-1, n$) には黒を表示するため、サンプリング期間に亘ってサンプリングスイッチ 106 を介してデータ信号線 S_n に正極性側の黒レベル電位 B_2 (11 V) が供給される。そして、画素 A ($m-1, n$) における蓄積容量 117 及び液晶層 116 に電荷を充電させ、黒表示が行われる。

このとき、図5のタイミングチャートに示されるように、サンプリング信号の立ち上がりにてサンプリングスイッチ 106 をオンする時に、スイッチングノイズが発生し、それがデータ信号線 S_n に重畳される。このサンプリングスイッチ

106のオン時に発生するスイッチングノイズは、データ信号線 S_n の電位を一時的に増加させる方向に作用する。

このように、サンプリングスイッチ106にNチャンネル型トランジスタを用いると、第2のプリチャージ電位 PV_2 からデータ信号電位にデータ信号線 S_n を充電させるときに、スイッチングノイズはその充電を早める方向に作用する。このため、第2のプリチャージ電位 PV_2 を従来の8Vよりも低い6.5Vに設定しても、サンプリング期間が終了する前に本来のデータ信号電位まで充電されないという事態は低減する。

このサンプリング信号が立ち下がると、サンプリングスイッチ106がオフされるが、このとき先に説明した電圧降下 ΔV_2 がサンプリングスイッチ106の寄生容量により生じ、図5に示すようにデータ信号線 S_n の電位が降下する。このため、画素A($m-1$, n)に充電される電圧は、本来のデータ信号電位に対して、上述した降下電圧 ΔV_1 に基づく低い電圧となる。さらに画素においても上述した降下電圧 ΔV_2 が発生する。ただし、これらの降下電圧を見込んで対向基板に形成した共通電極に印加する共通電極電位を低くしておけば、画素の液晶層には該画素の黒表示に必要な電圧を印加できる。

なお、サンプリングスイッチ106をCMOSトランジスタ構造で構成しておけば、このような電圧降下を防止することができる。

その後、水平走査信号($m-1$)がロウとなり、水平走査信号(m)がハイとなる。これにより、図4に示す走査信号線 H_m が選択されて、この水平走査線 H_m に接続された全てのスイッチング素子114がオンする。

そして、以下、走査信号線 H_{m-1} と同様にしてプリチャージ動作及びデータ書き込み動作が実施される。ただし、 m 番目の水平走査期間でのプリチャージ動作及びデータ書き込み動作はいずれも負極性の電圧にて実施される。このため、プリチャージ動作前に図1のスイッチ190が切り換えられる。この結果、奇数番目のデータ信号線 S_1 、 S_3 、 \dots 、 S_{n-1} 、 S_{n+1} 、 S_{n+3} ...には、第2のプリチャージ電源174bからの第2のプリチャージ電位 PV_2 (6.5V)が供給される。一方、偶数番目のデータ信号線 S_2 、 S_4 、 \dots 、 S_n 、 S_{n+2} 、 S_n

+4…には、第2のプリチャージ電源174aからの第1のプリチャージ電位PV1 (1.5V) が供給される。

このm番目の水平走査期間でのデータ信号線Snの電位について検討する。このデータ信号線Snの電位は、画素A (m-1, n) にて黒表示を行なうための電位から、まず第1のプリチャージ電位PV1 (1.5V) にプリチャージされる。この後、図5のタイミングチャートに示されるように、サンプリング信号の立ち上がりにてサンプリングスイッチ106をオンする時に、スイッチングノイズが発生し、それがデータ信号線Snに重畳される。このサンプリングスイッチ106のオン時に発生するスイッチングノイズは、データ信号線Snの電位を一時的に増加させる方向に作用し、プリチャージによってデータ信号線Snの電位を黒レベル電位B1 (1V) まで放電させる方向とは逆方向に作用する。

従ってm番目の水平走査期間では、上述のスイッチングノイズが、データ信号線Snが黒レベル電位B1の電位となるように放電する動作を遅らせるように作用する。しかしながら、本実施の形態では第1のプリチャージ電位PV1を1.5Vに設定し、黒レベル電位B1 (1.5V) との差が0.5Vであるので、サンプリング期間中にデータ信号線Snを黒レベル電位B1に到達させることができる。

このように、サンプリングスイッチ106がNチャンネル型トランジスタの場合には、そのスイッチングノイズはデータ信号線Snを放電させる場合に悪影響を及ぼす。データ信号線Snを放電させる場合の最も過酷な条件は、データ信号線Snを黒レベル電位B1 (1V) に設定するときである。従って、本実施の形態では、第1のプリチャージ電位PV1を、黒レベル電位B1 (1V) に近い1.5Vに設定している。なお、第1のプリチャージ電位PV1が黒レベル電位B1を下回ると、サンプリングスイッチ106のゲート電位とソース電位とが等しくなり、リークが生ずる恐れがある。このため、第1のプリチャージ電位PV1は、回路定数のばらつき等も考慮して常に黒レベル電位B1より高く、しかも黒レベル電位B1になるべく近い値となるように設定することが好ましい。

また、第2のプリチャージ電位PV2は、本実施の形態では正極性の電圧駆動

時での白レベル電位 W_2 (7 V) よりも低い6.5 Vに設定している。その理由の一つは、図5の m 番目の水平走査期間では、この6.5 Vの第2のプリチャージ電位 PV_2 より、常にデータ信号線 S_n を充電することで、白レベル電位 W_2 (7 V) 及び黒レベル電位 B_2 (11 V) 間のいずれかデータ信号電位に設定できるからである。このとき、サンプリング期間開始時のスイッチングノイズは、その充電を早める方向に作用する。従って、従来のように第2のプリチャージ電位 PV_2 を8 Vに設定しなくても、本実施の形態でもサンプリング期間内に本来のデータ信号電位までデータ信号線 S_n を充電させることができる。

なお、第2のプリチャージ電位 PV_2 の設定に関しては、本実施の形態の第1、第2のプリチャージ電位 PV_1 、 PV_2 間の電位差が、従来の第1、第2のプリチャージ電位 PV_1 、 PV_2 間の電位差である4 V以上確保できる条件であれば、種々の値に設定し得る。こうすれば、第2のプリチャージ電位から正極性データ電圧振幅 ($W_2 \sim B_2$) の範囲のデータ信号電位までの電位差を、サンプリング期間内に充放電できる電位差に止めることができるからである。特に、画像データを上述したように相展開した場合には、その各画像データをサンプリングするためのサンプリング期間に多少のバラツキがあったとしても、それぞれのデータ信号線をデータ信号電位になるまで充放電することができる。この結果、サンプリング期間のバラツキに起因した縦縞が画面に生ずることを低減できる。

なお、 m 番目の水平走査期間においても、サンプリングスイッチ172のオフ時に上述した降下電圧 ΔV_1 が生じ、図5に示す通りデータ信号線 S_n の電位が黒レベル電位 B_1 よりも低い電圧となることは、上述した通りである。

(比較例1の説明)

図6は、図5に示す第1、第2のプリチャージ電位 PV_1 、 PV_2 をそれぞれ、従来の4 V、8 Vに設定した場合の比較例1のタイミングチャートを示している。図6の m 番目の水平走査期間では、スイッチングノイズの悪影響により、データ信号線 S_n の電位が第1のプリチャージ電位 PV_1 (4 V) から黒レベル電位 B_1 に放電される前にサンプリング期間が終了している。このため、データ信号線 S_n の電位は、本来の黒に対応するデータ信号電位でない電位 V_a となり、画素A

(m, n) には本来のデータを反映しない電荷がチャージされ、画質が劣化することが分かる。

<実施の形態 2>

次に、図 1 及び図 4 に示すスイッチング素子 114 またはサンプリングスイッチ 106 を P チャンネル型トランジスタにて形成した実施の形態 2 について説明する。

(光クロストークの悪影響を低減したプリチャージ動作について)

まず、スイッチング素子 114 を P チャンネル型トランジスタとした場合の、光クロストークによる画質の劣化を低減する手法について説明する。

この場合には、図 7 に示すように、第 1 のプリチャージ電位 $PV1$ は 5.5 V に設定され、第 2 のプリチャージ電位 $PV2$ は 10.5 V に設定されている。このように、第 1、第 2 のプリチャージ電位 $PV1$ 、 $PV2$ は、データ信号電位の振幅中心 Vc に対して非対称に設定されている。

さらに、本実施の形態では、第 2 のプリチャージ電位 $PV2$ は、正極性の電圧駆動におけるデータ信号電位の振幅中心 $VC2$ (9 V) よりも第 2 電位 (11 V) に近づけて設定されている。第 1 のプリチャージ電位 $PV1$ は、負極性の電圧駆動の第 2 電位 $W1$ (5 V) よりも大きい値に設定されている。

ここで、図 14 に示す画素 A (m, n) と画素 A ($m, n + i$) を正極性の電圧にて駆動する場合であって、その画素の一端に中間調表示のための電圧 (8 V) を印加する場合について説明する。この場合、N チャンネル型トランジスタを用いた場合とは異なり、P チャンネル型トランジスタにてスイッチング素子を形成すると、図 7 に示す通り、8 V よりも $\Delta V3$ だけ上昇した電圧が液晶層にチャージされる。この上昇電圧 $\Delta V3$ は、図 4 のスイッチング素子 114a を P チャンネル型トランジスタとして、上述した N チャンネル型トランジスタでの降下電圧 $\Delta V1$ を求めた式と同様にして求められる。

ところで、図 15 に示す画素 A (m, n) では、データ信号線 Sn に接続された全ての画素にて中間調表示がなされるため、正極性電圧駆動の前のプリチャージ

ジ時には、データ線 S_n が第2のプリチャージ電位 PV_1 (10.5V) にプリチャージされる。図7が従来の図8と相違する点はこの点である。従来の図8の方式では、正極性の電圧が書き込まれた画素 $A(m, n)$ のチャージ電圧は、光によって TFT にてリークが生ずることで、データ信号線 S_n に印加されるチャージ電圧より低い第1, 第2プリチャージ電位の影響を受けて、負極性電圧方向のみに一方的に変動する。しかし、図7の場合には、プリチャージ電位 PV_2 がチャージ電圧より高いため、画素 $A(m, n)$ はデータ信号線に印加されるチャージ電圧より高い及び低い電位の影響を受けて、正負の双方向にするように変動し、この点で画素 $A(m, n+i)$ と同様の変動条件となる。このため、画素 $A(m, n+i)$ が表示上で黒くなる方向にシフトすると、画素 $A(m, n)$ においても同様に表示上で黒くなる方向にシフトし、光クロストークの影響が表示上で相殺される。同様に、画素 $A(m, n+i)$ が表示上白くなる方向にシフトすると、画素 $A(m, n)$ においても同様に表示上で白くなる方向にシフトし、光クロストークの影響が表示上で相殺される。このようにして、本実施の形態では光クロストークを表示上目立たなくさせることができ、画質が向上する。なお、液晶層を負極性の電圧にて駆動する場合には、図7の通りであり、従来と同様に問題は生じない。

(プリチャージの全体動作について)

図1におけるすべてのサンプリングスイッチ106及びスイッチング素子114が全てPチャンネル型トランジスタにて形成されていた場合の、本発明の液晶装置のタイミングチャートを図9に示す。ここで図9は、図5と同様に、図4に示される画素 $A(m-1, n)$ の画素120と、図4に示される画素 $A(m, n)$ の画素120にて、共に黒表示し、そのときのデータ信号線における電位の変化を説明するものである。

なお、図9では、図5と異なり、Pチャンネル型トランジスタであるサンプリングスイッチ106はサンプリング信号がロウのときにオンされ、Pチャンネル型トランジスタであるスイッチング素子116は走査信号がロウのときにオンされる。

本実施の形態においては、上述した通り、第1のプリチャージ電位 $PV1$ をたとえば $5.5V$ 、第2のプリチャージ電位 $PV2$ をたとえば $10.5V$ に設定している。

$m-1$ 番目の水平同期信号 $SYNC$ が入力されることによって、水平走査信号 $(m-1)$ がロウになるため、走査信号線 Hm に接続された全てのスイッチング素子114がオンする。この後、プリチャージ信号 PC がハイとなり、全てのプリチャージスイッチ172がオンされる。これにより、奇数番目のデータ信号線 $S1, S3, \dots, Sn-1, Sn+1, Sn+3, \dots$ には、第1のプリチャージ電源174aからの第1のプリチャージ電位 $PV1$ ($5.5V$) が供給される。一方、偶数番目のデータ信号線 $S2, S4, \dots, Sn, Sn+2, Sn+4, \dots$ には、第2のプリチャージ電源174bからの第2のプリチャージ電位 $PV2$ ($10.5V$) が供給される。

ここで図9に示すデータ信号線 Sn の電位は、このプリチャージ動作以前に、画素 $A(m-2, n)$ にて黒表示を行っていたとすると、黒レベル電位 $B1$ ($1V$) の付近となっている。その後、上述したプリチャージ動作が開始されるため、データ信号線 Sn は第2のプリチャージ電位 $PV2$ ($10.5V$) にプリチャージされる。

さらにその後、図4の走査信号線 $Hm-1$ と接続された全ての画素に対し、データ信号のサンプリングが開始される。画素 $A(m-1, n)$ には黒を表示するため、サンプリング期間に亘ってサンプリングスイッチ106を介してデータ信号線 Sn に正極性側の黒レベル電位 $B2$ ($11V$) が供給される。そして、画素 $A(m-1, n)$ に電圧を充電し、黒表示が行われる。

このとき、図9のタイミングチャートに示されるように、サンプリング信号の立ち下がりにてサンプリングスイッチ106をオンする時に、スイッチングノイズが発生し、それがデータ信号線 Sn に重畳される。このサンプリングスイッチ106のオン時に発生するスイッチングノイズは、データ信号線 Sn の電位を一時的に減少させる方向に作用する。

このように、サンプリングスイッチ106がPチャンネル型トランジスタの場合

合には、そのスイッチングノイズはデータ信号線 S_n を充電させる場合に悪影響を及ぼす。データ信号線 S_n を放電させる場合の最も過酷な条件は、データ信号線 S_n を黒レベル電位 B_2 ($11V$) に設定するときである。従って、本実施の形態では、第2のプリチャージ電位 PV_2 を、黒レベル電位 B_2 ($11V$) に近い $10.5V$ に設定している。なお、第2のプリチャージ電位 PV_2 が黒レベル電位 B_2 を上回ると、サンプリングスイッチ 106 のゲート電位とソース電位とが等しくなり、リークが生ずる恐れがある。このため、第2のプリチャージ電位 PV_2 は、回路定数のばらつき等も考慮して常に黒レベル電位 B_2 より低く、しかも黒レベル電位 B_2 になるべく近い値となるように設定することが好ましい。

このサンプリング信号が立ち上がると、サンプリングスイッチ 106 がオフされるが、このときスイッチング素子 114 にて説明した電圧降下とは逆に電圧上昇が生じ、図9に示すようにデータ信号線 S_n の電位が上昇する。この上昇電圧 ΔV_4 は、実施の形態1にて説明した降下電圧 ΔV_2 と同様な式にて求められる。

このため、画素 $A(m-1, n)$ の液晶層に充電される電圧は、本来のデータ信号電位よりも、上述した上昇電圧 ΔV_3 及び ΔV_4 分高い電圧となる。ただし、この上昇電圧を見込んで対向基板に形成した共通電極に印加される共通電極電位も高くしておけば、液晶層には該画素の黒表示に必要な電圧を印加できる。なお、サンプリングスイッチ 106 をCMOSトランジスタ構造としておけば、このような電圧上昇を防止することができる。

その後、水平走査信号 $(m-1)$ がハイとなり、水平走査信号 (m) がロウとなる。これにより、図4に示す走査信号線 H_m が選択されて、この水平走査線 H_m に接続された全てのスイッチング素子 114 がオンする。

そして、以下、走査信号線 H_{m-1} と同様にしてプリチャージ動作及びデータ書き込み動作が実施される。ただし、今回のプリチャージ動作及びデータ書き込み動作はいずれも正極性の電圧にて実施される。このため、図1のスイッチ 190 が切り換えられる。この結果、奇数番目のデータ信号線 $S_1, S_3, \dots, S_{n-1}, S_{n+1}, S_{n+3} \dots$ には、第2のプリチャージ電源 $174b$ からの第2のプリチャージ電位 PV_2 ($5.5V$) が供給される。一方、偶数番目のデータ信

号線 S_2 、 S_4 、 $\dots S_n$ 、 S_{n+1} 、 $S_{n+3}\dots$ には、第1のプリチャージ電源 174a からの第1のプリチャージ電位 PV_1 (10.5 V) が供給される。

この m 番目の水平走査期間でのデータ信号線 S_n の電位について検討する。このデータ信号線 S_n の電位は、画素 $A(m-1, n)$ にて黒表示を行なうための電位から、第1のプリチャージ電位 PV_1 (5.5 V) にプリチャージされる。この後、図9のタイミングチャートに示されるように、サンプリング信号の立ち下がりにてサンプリングスイッチ 106 をオンする時に、スイッチングノイズが発生し、それがデータ信号線 S_n に重畳される。このサンプリングスイッチ 106 のオン時に発生するスイッチングノイズは、データ信号線 S_n の電位を一時的に減少させる方向に作用し、プリチャージによってデータ信号線 S_n の電位を黒レベル電位 B_1 (1 V) まで放電させる方向と同方向に作用する。

従って m 番目の水平走査期間では、上述のスイッチングノイズが、データ信号線 S_n が黒レベル電位 B_1 の電位となる放電を早めるように作用する。このため、第1のプリチャージ電位 PV_1 を従来の4 V よりも高くしても、サンプリング期間内にデータ信号線 S_n の電位を、第1のプリチャージ電位からデータ信号電位に設定することができる。

特に、第1のプリチャージ電位 PV_1 は、負極性の電圧駆動時での白レベル電位 W_1 (5 V) よりも高い5.5 V に設定している。その理由は、図9の m 番目の水平走査期間では、この5.5 V の第1のプリチャージ電位 PV_1 より、常にデータ信号線 S_n を放電させることで、白レベル電位 W_1 (5 V) 及び黒レベル電位 B_1 (1 V) 間のいずれかデータ信号電位に設定できるからである。このとき、サンプリング期間開始時のスイッチングノイズは、その放電を早める方向に作用する。

なお、 m 番目の水平走査期間においても、サンプリングスイッチ 172 のオフ時に上述した上昇電圧 ΔV_4 が生じ、図9に示す通りデータ信号線 S_n の電位が黒レベル電位 B_1 よりも高い電圧となることは、上述した通りである。

(比較例2の説明)

図10は、図9に示す第1、第2のプリチャージ電位 PV_1 、 PV_2 をそれぞれ

れ、従来の4 V、8 Vに設定した場合の比較例1のタイミングチャートを示している。図10のm-1番目の水平走査期間では、スイッチングノイズの悪影響により、データ信号線S_nの電位が第1のプリチャージ電位P V 1 (4 V) から黒レベル電位B 1に充電される前にサンリング期間が終了している。このため、データ信号線S_nの電位は、本来の黒に対応するデータ信号電位でない電位V_bとなり、画素A (m-1, n) には本来のデータを反映しない電荷がチャージされ、画質が劣化することが分かる。

<実施の形態3>

上述の各実施の形態の液晶装置を用いて構成される電子機器は、図18に示す表示情報出力源1000、表示情報処理回路1002、表示駆動回路1004、液晶パネルなどの表示パネル1006、クロック発生回路1008および電源回路1010を含んで構成される。表示情報出力源1000は、ROM、RAM、などのメモリ、テレビ信号を同調して出力する同調回路などを含んで構成され、上述のタイミング回路ブロック20に相当するクロック発生回路1008からのクロックに基づいて、ビデオ信号などの表示情報を出力する。

表示情報処理回路1002は、上述の各実施の形態のデータ処理回路ブロック30に相当し、クロック発生回路1008からのクロックに基づいて表示情報を処理して出力する。この表示情報処理回路1002は、上述の増幅・極性反転回路、相展開回路、ローテーション回路等の他、ガンマ補正回路およびクランプ回路等を含むことができる。

駆動回路1004は、上述の走査側駆動回路102、データ側駆動回路104およびプリチャージ駆動回路160、あるいはデータ側駆動回路104を含んで構成され、画素領域1006を表示駆動する。電源回路1010は、上述の各回路に電力を供給する。

このような構成の電子機器として、図19に示す液晶プロジェクタ、図20に示すマルチメディア対応のパーソナルコンピュータ(PC) およびエンジニアリング・ワークステーション(EWS)、ページャ、あるいは携帯電話、ワードプロセッサ、テレビ、ビューファインダー型またはモニタ直視型のビデオテーブル

コーダ、電子手帳、電子卓上計算機、カーナビゲーション装置、POS端末、タッチパネルを備えた装置などを挙げることができる。

図19に示す液晶プロジェクタは、透過型液晶パネルをライトバルブとして用いた投写型プロジェクタであり、例えば、プリズム合成方式の光学系を用いている。図19において、プロジェクタ1100では、白色光源のランプユニット1102から射出された投写光がライトガイド1104の内部で、複数のミラー1106および2枚のダイクロイックミラー1108によってR、G、Bの3原色に分けられ、それぞれの色の画像を表示する3枚のアクティブマトリクス型液晶パネル1110R、1110Gおよび1110Bによって変調された光は、ダイクロイックプリズム1112に3方向から入射される。

ダイクロイックプリズム1112では、レッドRおよびブルーBの光が90°曲げられ、グリーンGの光が直進するので各色の画像が合成され、投写レンズ1114を通してスクリーンなどにカラー画像が投写される。本実施の形態の投写型プロジェクタにおいては、実施の形態1および2に示される液晶装置を適用しているために、前記第1のプリチャージ電位PV1と、前記第2のプリチャージ電位PV2が、画素に印加する電圧振幅の中間電位に対して非対称とされているために、投写型表示装置における光クロストークを防止することができる。

図20に示すパーソナルコンピュータ1200は、キーボード1202を備えた本体部1204と、液晶表示画面1206とを有する。

なお、本発明は上記実施の形態に限定されるものではなく、本発明の要旨の範囲内で種々の変形実施が可能である。例えば、本発明は上述の各種の液晶パネルの駆動に適用されるものに限らず、エレクトロルミネッセンス、プラズマディスプレイ装置、CRT等を用いた画像表示装置にも適用可能である。

請 求 の 範 囲

(1) 複数のデータ信号線と複数の走査信号線の交差により形成される複数の画素の各々に、液晶層に電氣的に接続されたスイッチング素子を配置して成り、前記液晶層に印加される電圧の極性を所定期間毎に反転させて駆動する液晶装置において、

前記複数の走査信号線の少なくとも1本を選択する走査信号を、前記複数の走査信号線に供給する走査側駆動手段と、

前記複数のデータ信号線の各々に前記データ信号を供給するためのデータ側駆動手段と、

前記複数のデータ信号線の各々に前記データ信号を供給するのに先立って、当該データ信号に基づいて前記画素の液晶層に印加される電圧の極性と同一極性の正極性又は負極性プリチャージ電位にて、前記複数のデータ信号線の各々をプリチャージする複数のプリチャージ用スイッチング手段と、を有し、

前記データ信号は、前記液晶層に負極性の電圧を印加する際には第1電位とそれよりも高い第2電位との間の負極性データ電圧振幅の範囲で変化し、前記液晶層に正極性の電圧を印加する際には前記第2電位よりも高い第3電位とそれよりも高い第4電位との間の正極性データ電圧振幅の範囲で変化し、

前記正極性及び負極性プリチャージ電位は、前記第1、第4電位間のデータ電圧振幅の中心電位に対して非対称に設定され、かつ、前記負極性プリチャージ電位を、前記負極性データ電圧振幅の中心電位よりも、前記第1電位に近づけて設定したことを特徴とする液晶装置。

(2) 請求項1において、

前記複数のスイッチング素子の各々を、Nチャンネル型トランジスタにより形成したことを特徴とする液晶装置。

(3) 請求項1または2において、

前記各データ信号線に供給する前記データ信号を、前記データ側駆動手段から出力されるサンプリング信号に基づきサンプリングする複数のサンプリング用スイッチング手段を有し、該サンプリング用スイッチング手段の各々を、Nチャ

ネル型トランジスタにより形成したことを特徴とする液晶装置。

(4) 請求項2または3において、

前記Nチャンネル型トランジスタは、MOSトランジスタまたは薄膜トランジスタであることを特徴とする液晶装置。

(5) 請求項1乃至4のいずれかにおいて、

前記負極性プリチャージ電位は、前記第1電位よりも高いことを特徴とする液晶装置。

(6) 請求項1乃至5のいずれかにおいて、

前記正極性プリチャージ電位は、前記第3電位より低いことを特徴とする液晶装置。

(7) 複数のデータ信号線と複数の走査信号線の交差により形成される複数の画素の各々に、液晶層に電気的に接続されたスイッチング素子を配置して成り、前記液晶層に印加される電圧の極性を所定期間毎に反転させて駆動する液晶装置において、

前記複数の走査信号線の少なくとも1本を選択する走査信号を、前記複数の走査信号線に供給する走査側駆動手段と、

前記複数のデータ信号線の各々に前記データ信号を供給するためのデータ側駆動手段と、

前記複数のデータ信号線の各々に前記データ信号を供給するのに先立って、当該データ信号に基づいて前記画素の液晶層に印加される電圧の極性と同一極性の正極性又は負極性プリチャージ電位にて、前記複数のデータ信号線の各々をプリチャージする複数のプリチャージ用スイッチング手段と、を有し、

前記データ信号は、前記液晶層に負極性の電圧を印加する際には第1電位とそれよりも高い第2電位との間の負極性データ電圧振幅の範囲で変化し、前記液晶層に正極性の電圧を印加する際には前記第2電位よりも高い第3電位とそれよりも高い第4電位との間の正極性データ電圧振幅の範囲で変化し、

前記正極性及び負極性プリチャージ電位は、前記第1、第4電位間のデータ電圧振幅の中心電位に対して非対称に設定され、かつ、前記正極性プリチャージ電

位を、前記正極性データ電圧振幅の中心電位よりも、前記第 4 電位に近づけて設定したことを特徴とする液晶装置。

(8) 請求項 7 において、

前記複数のスイッチング素子の各々を、P チャンネル型トランジスタにより形成したことを特徴とする液晶装置。

(9) 請求項 7 または 8 において、

前記各データ信号線に供給する前記データ信号を、前記データ側駆動手段から出力されるサンプリング信号に基づきサンプリングする複数のサンプリング用スイッチング手段を有し、該サンプリング用スイッチング手段の各々を、P チャンネル型トランジスタにより形成したことを特徴とする液晶装置。

(10) 請求項 8 または 9 において、

前記 P チャンネル型トランジスタは、MOS トランジスタまたは薄膜トランジスタであることを特徴とする液晶装置。

(11) 請求項 7 乃至 10 のいずれかにおいて、

前記負極性プリチャージ電位は、前記第 4 電位よりも低いことを特徴とする液晶装置。

(12) 請求項 7 乃至 11 のいずれかにおいて、

前記負極性プリチャージ電位は、前記第 2 電位よりも高いことを特徴とする液晶装置。

(13) 請求項 1 乃至 12 のいずれかにおいて、

奇数本目の前記データ信号線に前記正極性または負極性プリチャージ電位を供給する前記プリチャージ用スイッチング手段に接続された第 1 のプリチャージラインと、

偶数本目の前記データ信号線に前記正極性または負極性プリチャージ電位を供給する前記プリチャージ用スイッチング手段に接続された第 2 プリチャージラインとを有し、

前記複数の走査信号線の少なくとも一本を選択する毎に、前記第 1 及び第 2 プリチャージラインと、前記正極性及び負極性プリチャージ電位との接続の組合せ

が切り換えられる

ことを特徴とする液晶装置。

(14) 光源と、該光源から射出された光を変調する請求項1乃至13のいずれかに記載の液晶装置と、該液晶装置より変調された光を投写する投写光学手段と、を有することを特徴とする投写型表示装置。

(15) 請求項1乃至13のいずれかに記載の液晶装置を有することを特徴とする電子機器。

(16) 複数のデータ信号線と複数の走査信号線の交差により形成される複数の画素の各々に、液晶層に電氣的に接続されたスイッチング素子を有する液晶装置を、前記液晶層に印加される電圧の極性を所定期間毎に反転させて駆動する液晶装置の駆動方法において、

前記複数の走査信号線の少なくとも1本を選択する走査信号を、前記複数の走査信号線に供給し、

前記複数のデータ信号線の各々に前記データ信号を供給し、

前記複数のデータ信号線の各々に前記データ信号を供給するのに先立って、当該データ信号に基づいて前記画素の液晶層に印加される電圧の極性と同一極性の正極性又は負極性プリチャージ電位にて、前記複数のデータ信号線の各々をプリチャージし、

前記データ信号は、前記液晶層に負極性の電圧を印加する際には第1電位とそれよりも高い第2電位との間の負極性データ電圧振幅の範囲で変化し、前記液晶層に正極性の電圧を印加する際には前記第2電位よりも高い第3電位とそれよりも高い第4電位との間の正極性データ電圧振幅の範囲で変化し、

前記正極性及び負極性プリチャージ電位は、前記第1、第4電位間のデータ電圧振幅の中心電位に対して非対称に設定され、かつ、前記負極性プリチャージ電位を、前記負極性データ電圧振幅の中心電位よりも、前記第1電位に近づけて設定される

ことを特徴とする液晶装置の駆動方法。

(17) 複数のデータ信号線と複数の走査信号線の交差により形成される複数

の画素の各々に、液晶層に電氣的に接続されたスイッチング素子を有する液晶装置を、前記液晶層に印加される電圧の極性を所定期間毎に反転させて駆動する液晶装置の駆動方法において、

前記複数の走査信号線の少なくとも 1 本を選択する走査信号を、前記複数の走査信号線に供給し、

前記複数のデータ信号線の各々に前記データ信号を供給し、

前記複数のデータ信号線の各々に前記データ信号を供給するのに先立って、当該データ信号に基づいて前記画素の液晶層に印加される電圧の極性と同一極性の正極性又は負極性プリチャージ電位にて、前記複数のデータ信号線の各々をプリチャージし、

前記データ信号は、前記液晶層に負極性の電圧を印加する際には第 1 電位とそれよりも高い第 2 電位との間の負極性データ電圧振幅の範囲で変化し、前記液晶層に正極性の電圧を印加する際には前記第 2 電位よりも高い第 3 電位とそれよりも高い第 4 電位との間の正極性データ電圧振幅の範囲で変化し、

前記正極性及び負極性プリチャージ電位は、前記第 1, 第 4 電位間のデータ電圧振幅の中心電位に対して非対称に設定され、かつ、前記正極性プリチャージ電位を、前記正極性データ電圧振幅の中心電位よりも、前記第 4 電位に近づけて設定されることを特徴とする液晶装置の駆動方法。

FIG. 2

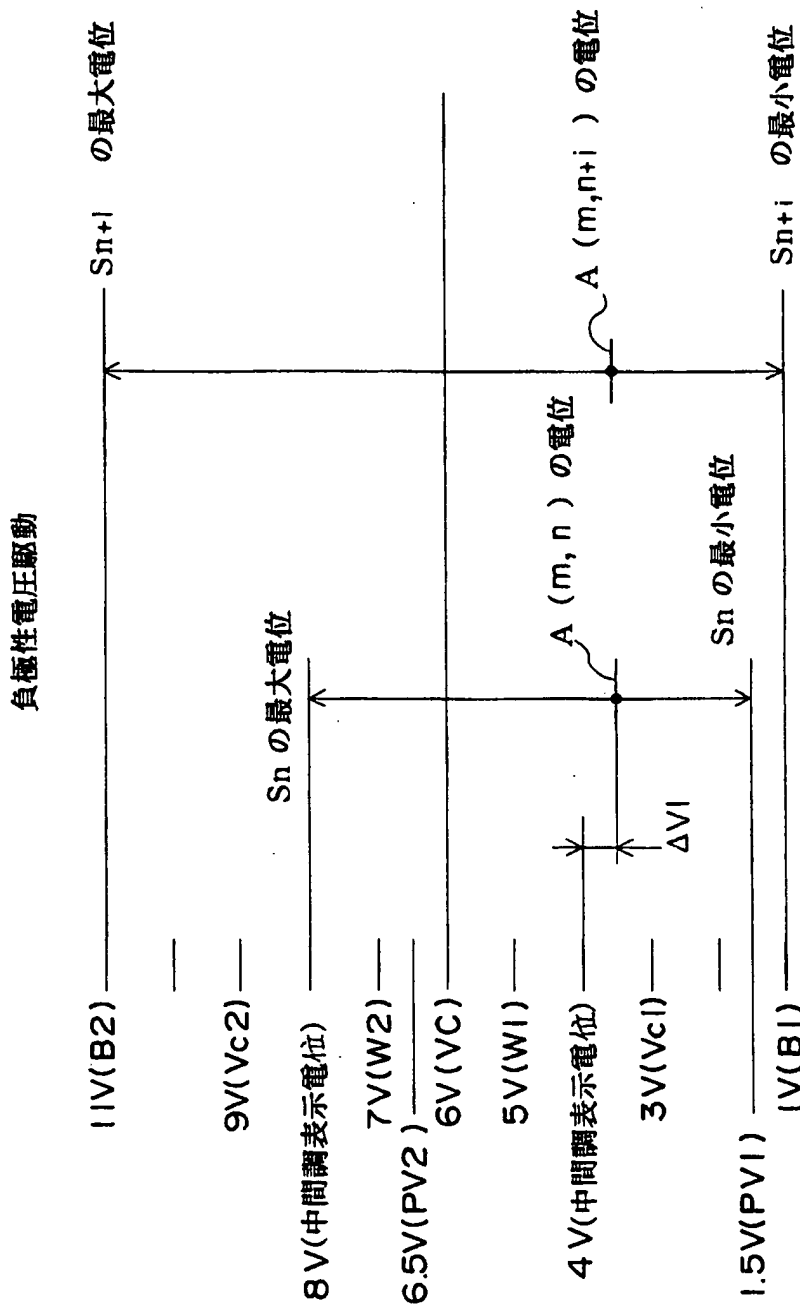
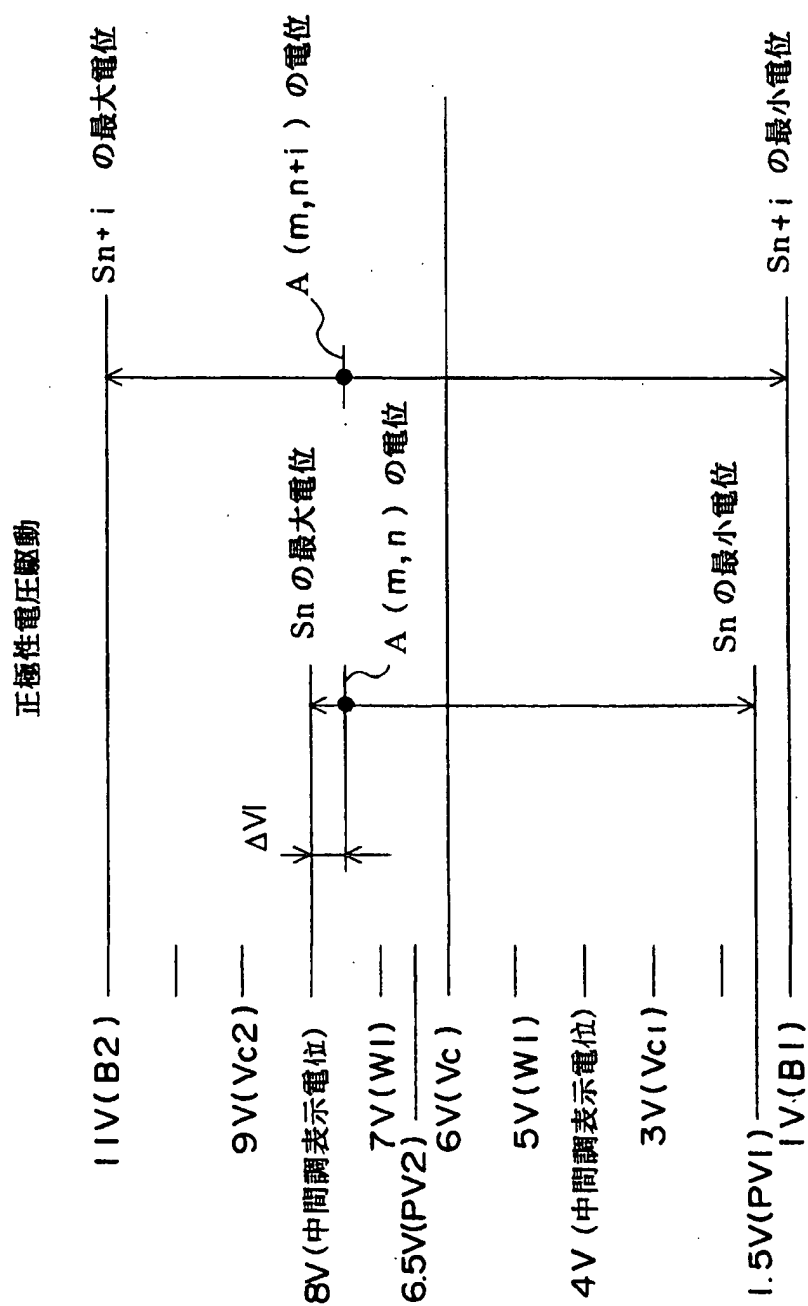
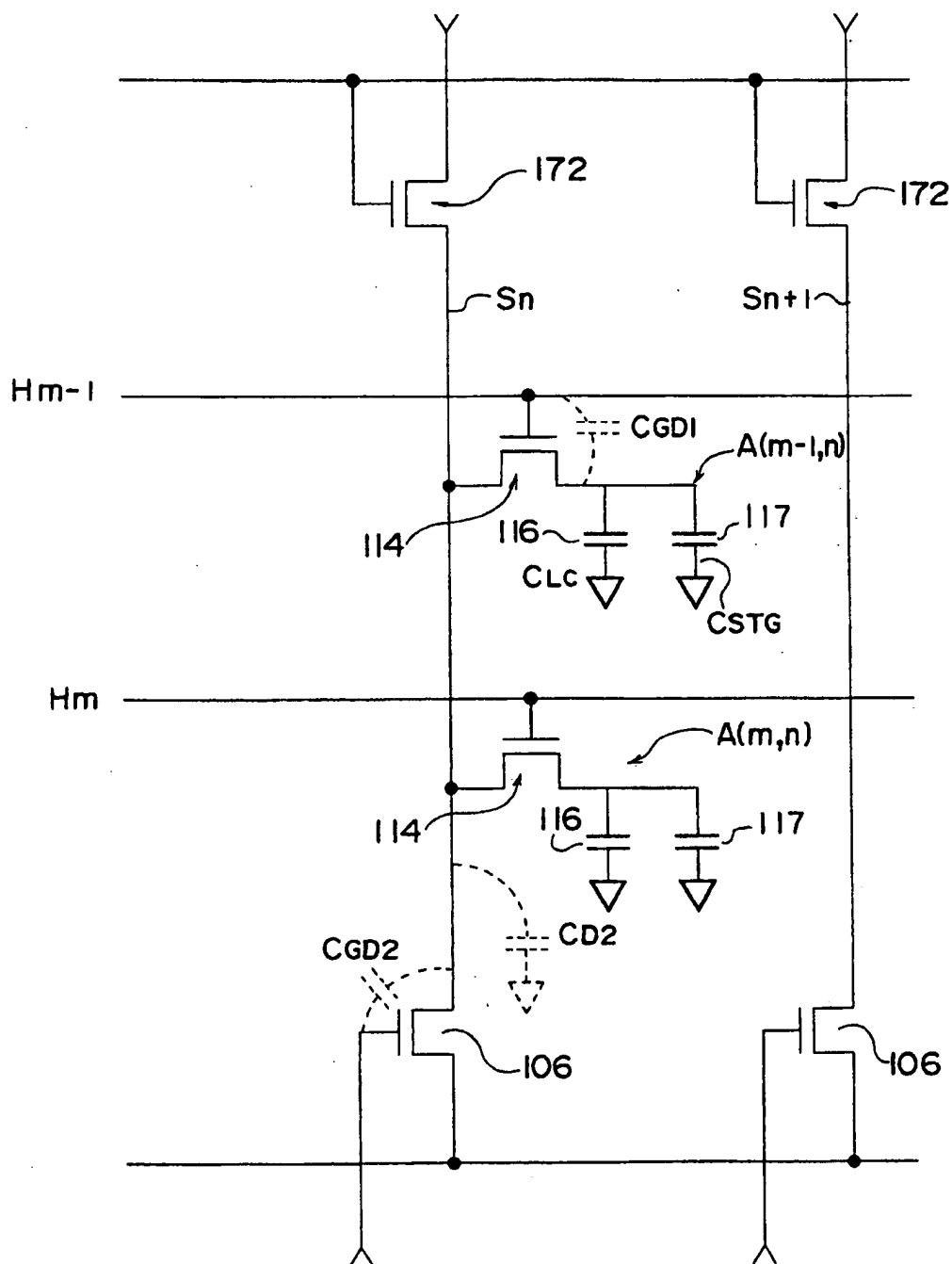


FIG. 3



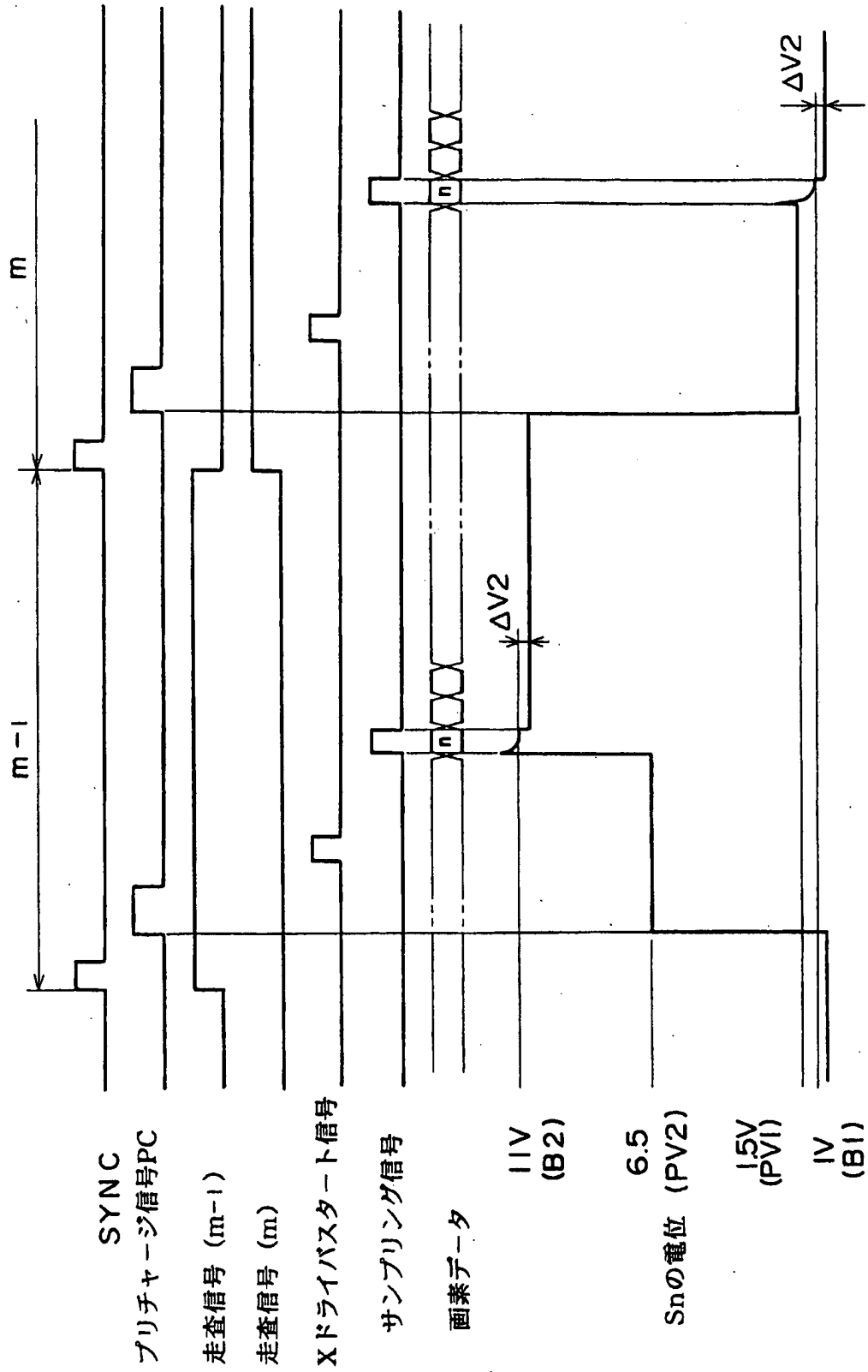
4/18

FIG. 4



5/18

FIG. 5



6/18

FIG. 6

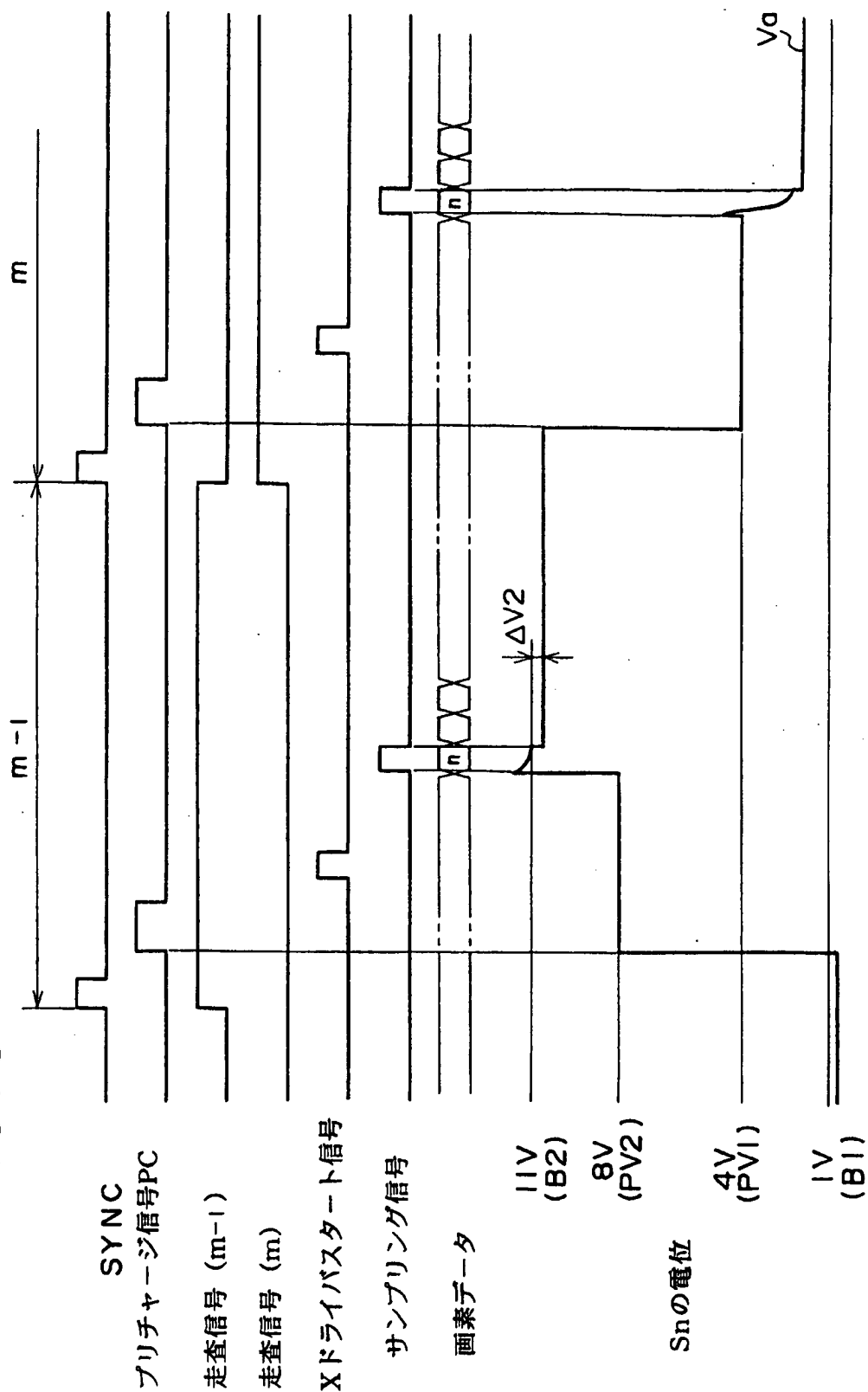


FIG. 7

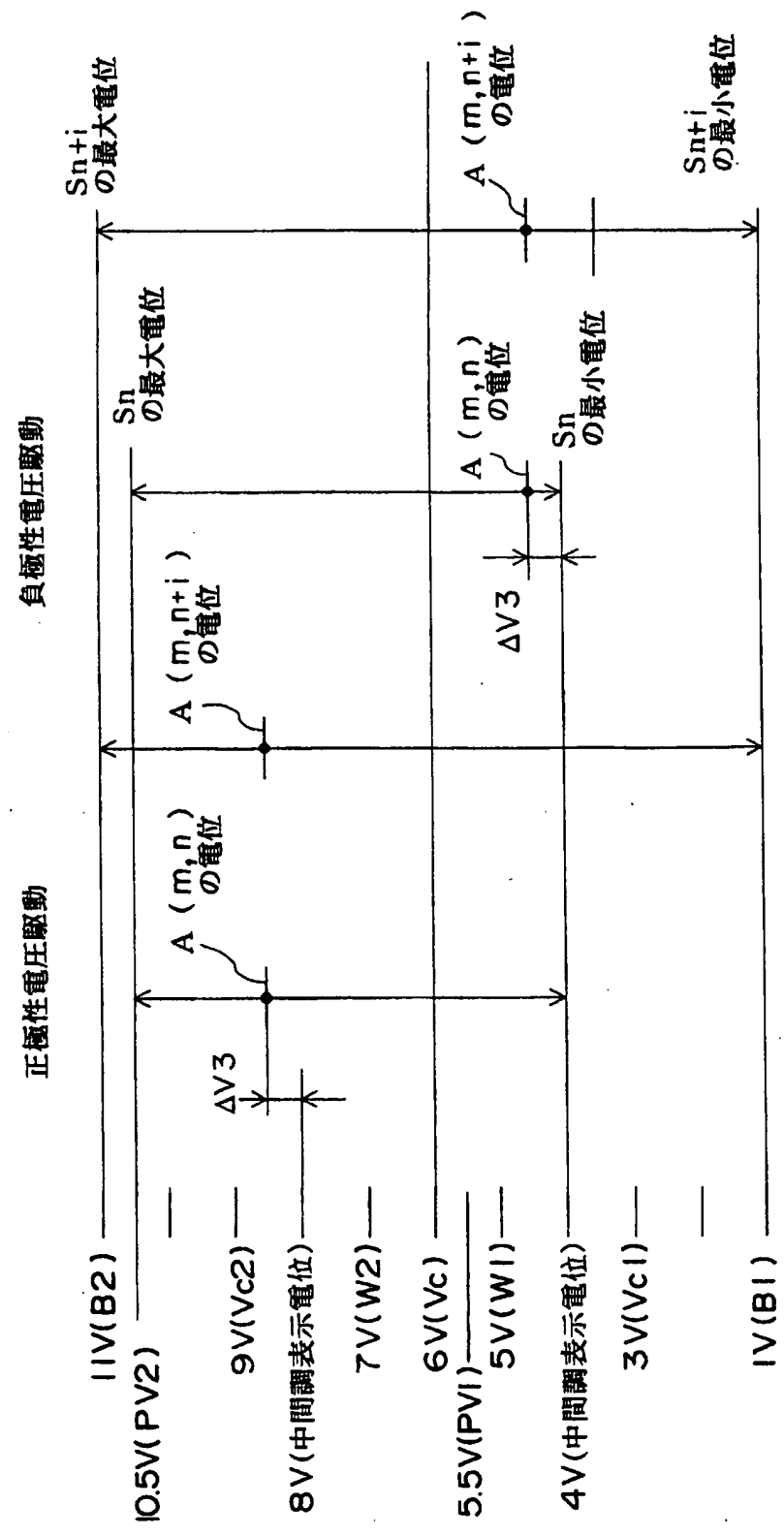
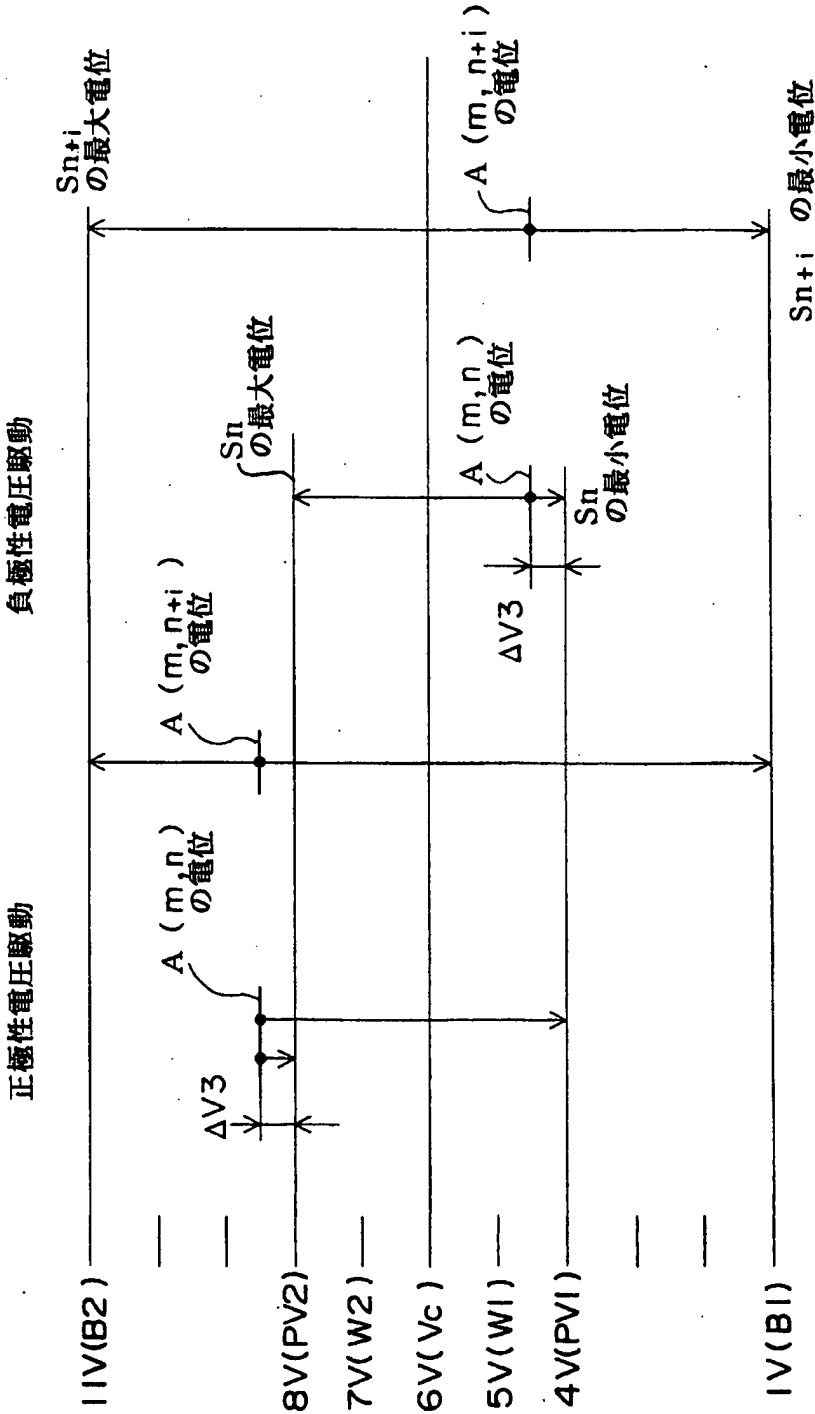


FIG. 8



9/18

FIG. 9

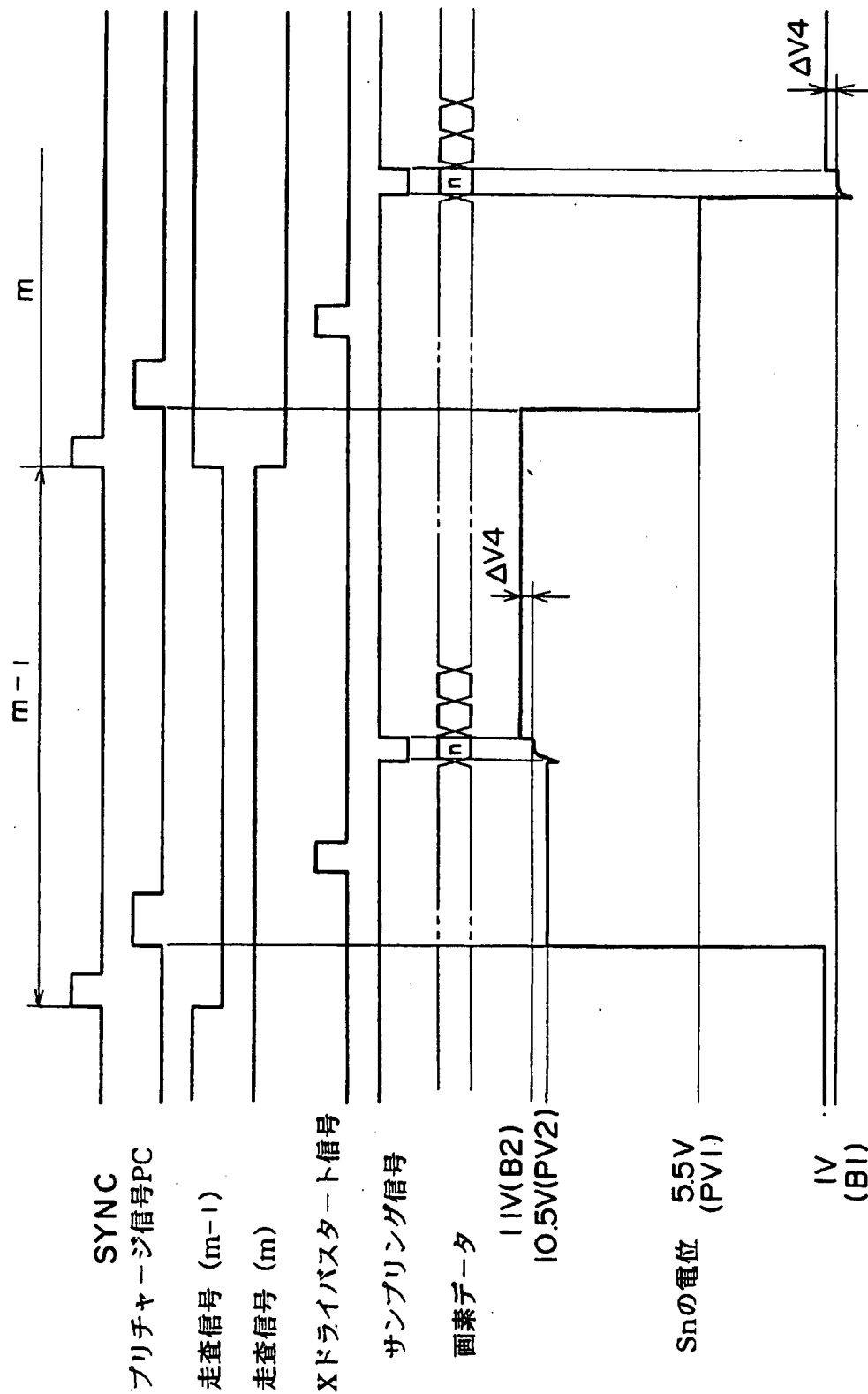
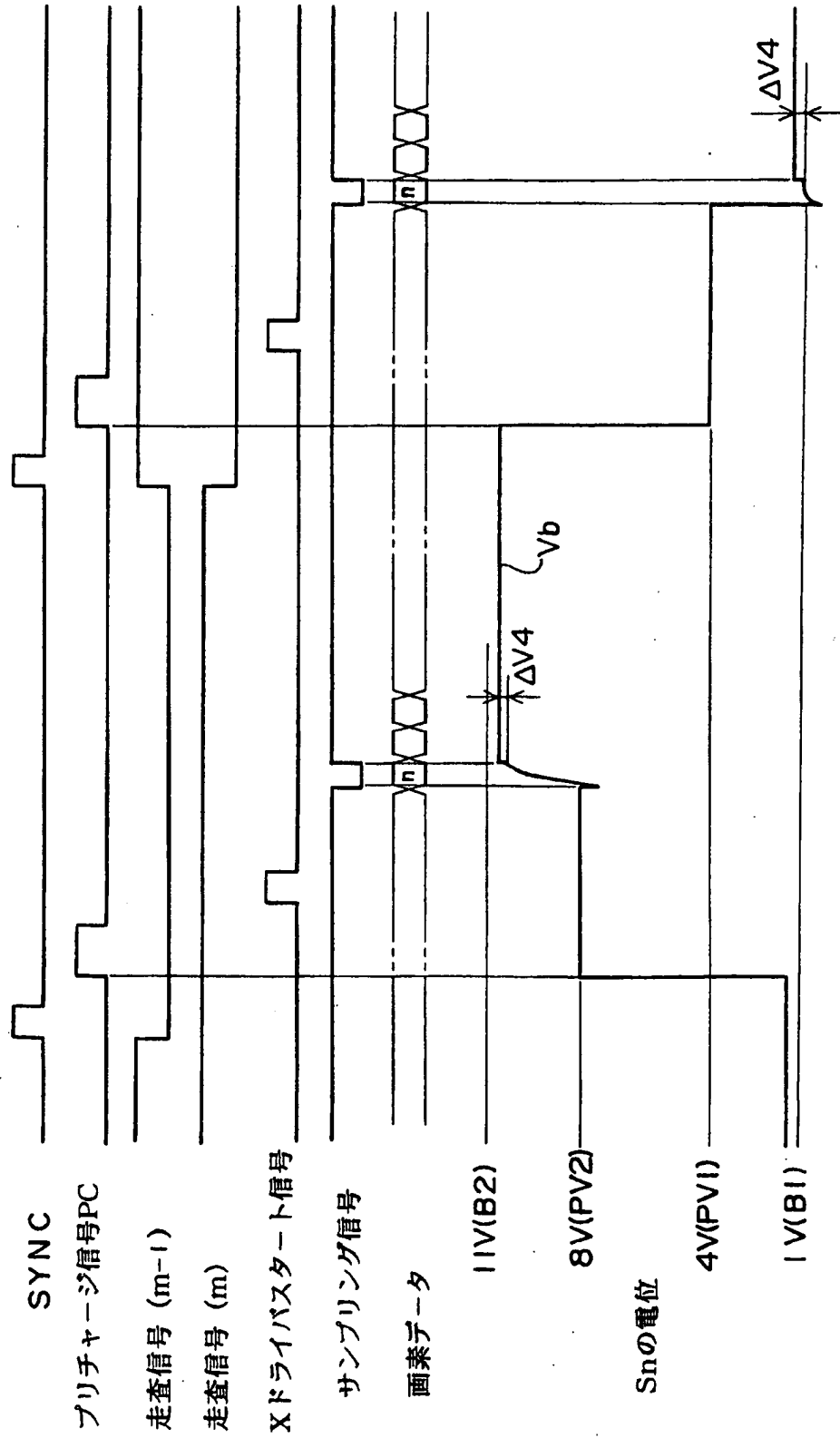


FIG.10



11/18

FIG. 11

	S1	S2	S3	S4	
H1	+	-	+	-	
H2	-	+	-	+	
H3	+	-	+	-	
H4	-	+	-	+	

FIG. 12

	S1	S2	S3	S4	
H1	-	+	-	+	
H2	+	-	+	-	
H3	-	+	-	+	
H4	+	-	+	-	

FIG. 15

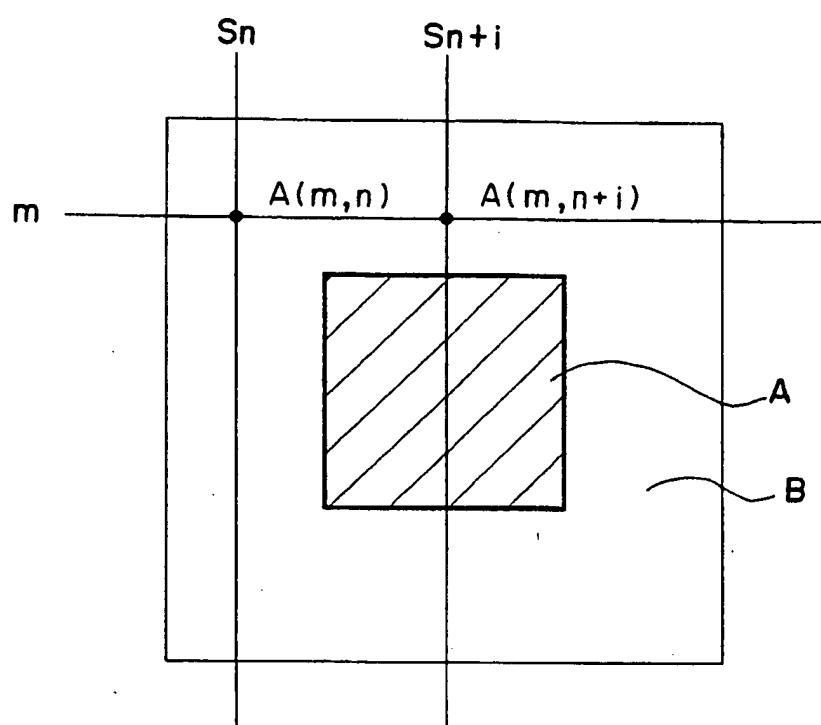


FIG.16

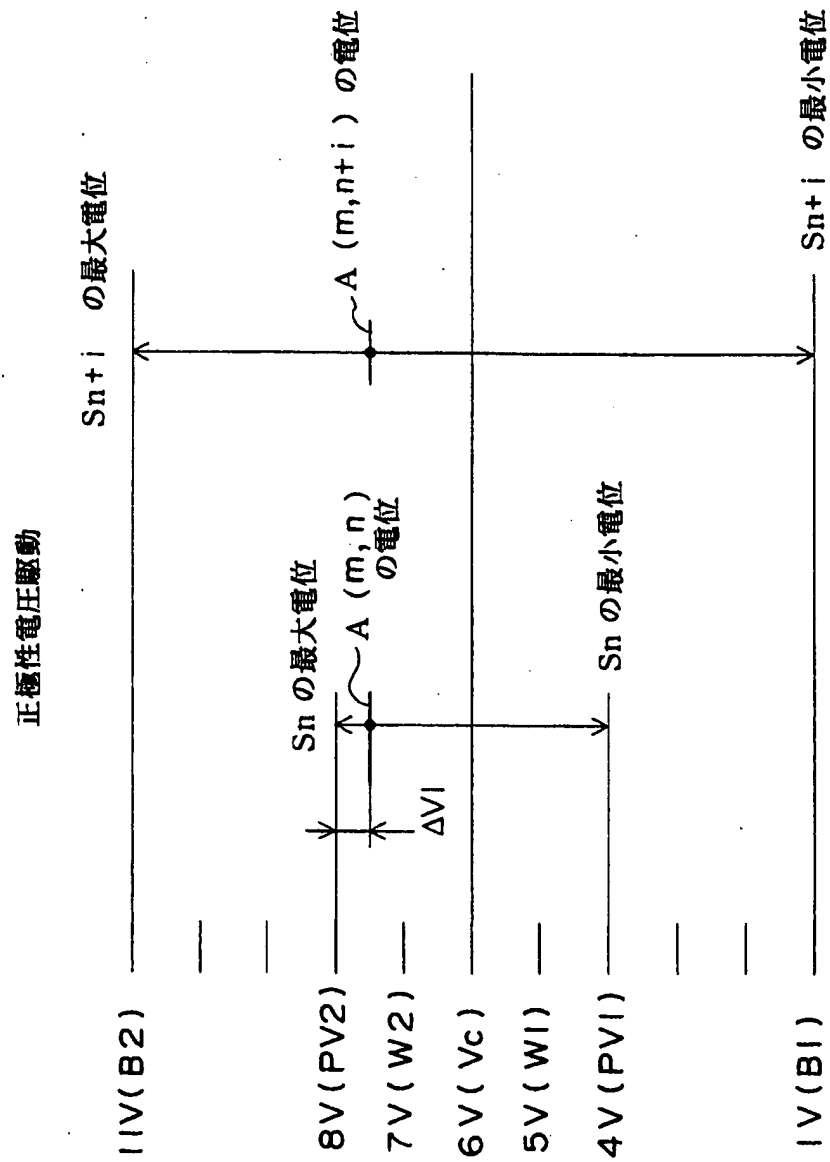
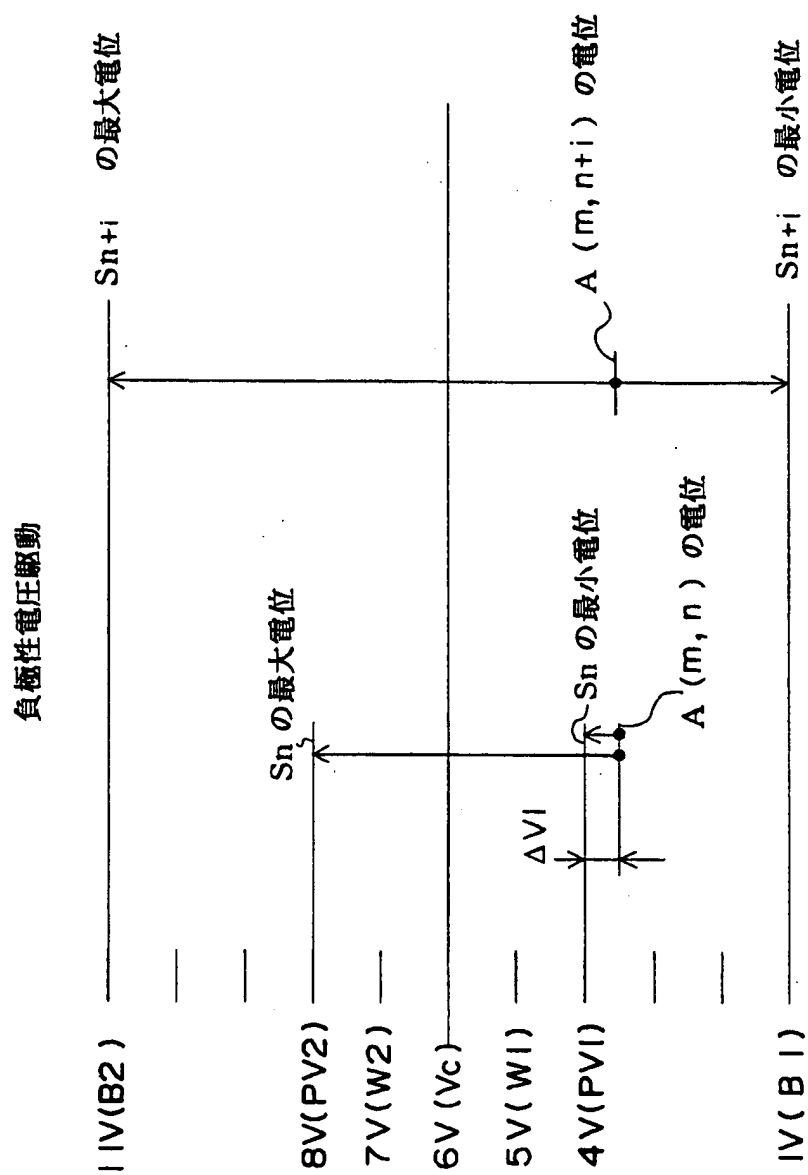
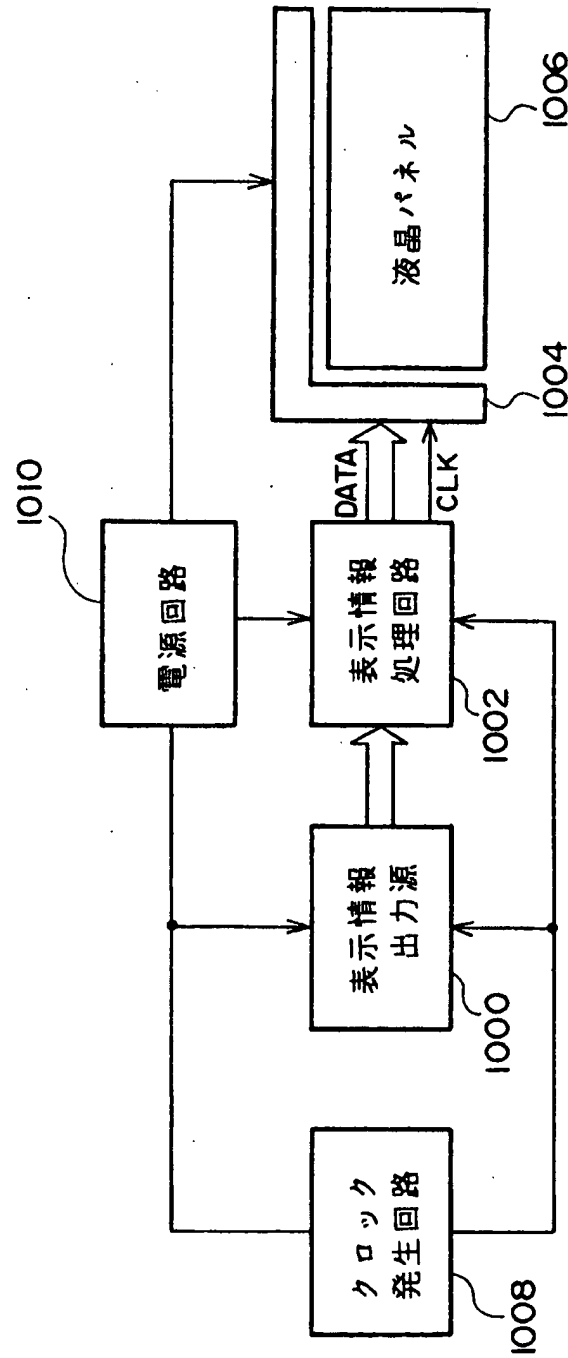


FIG. 17



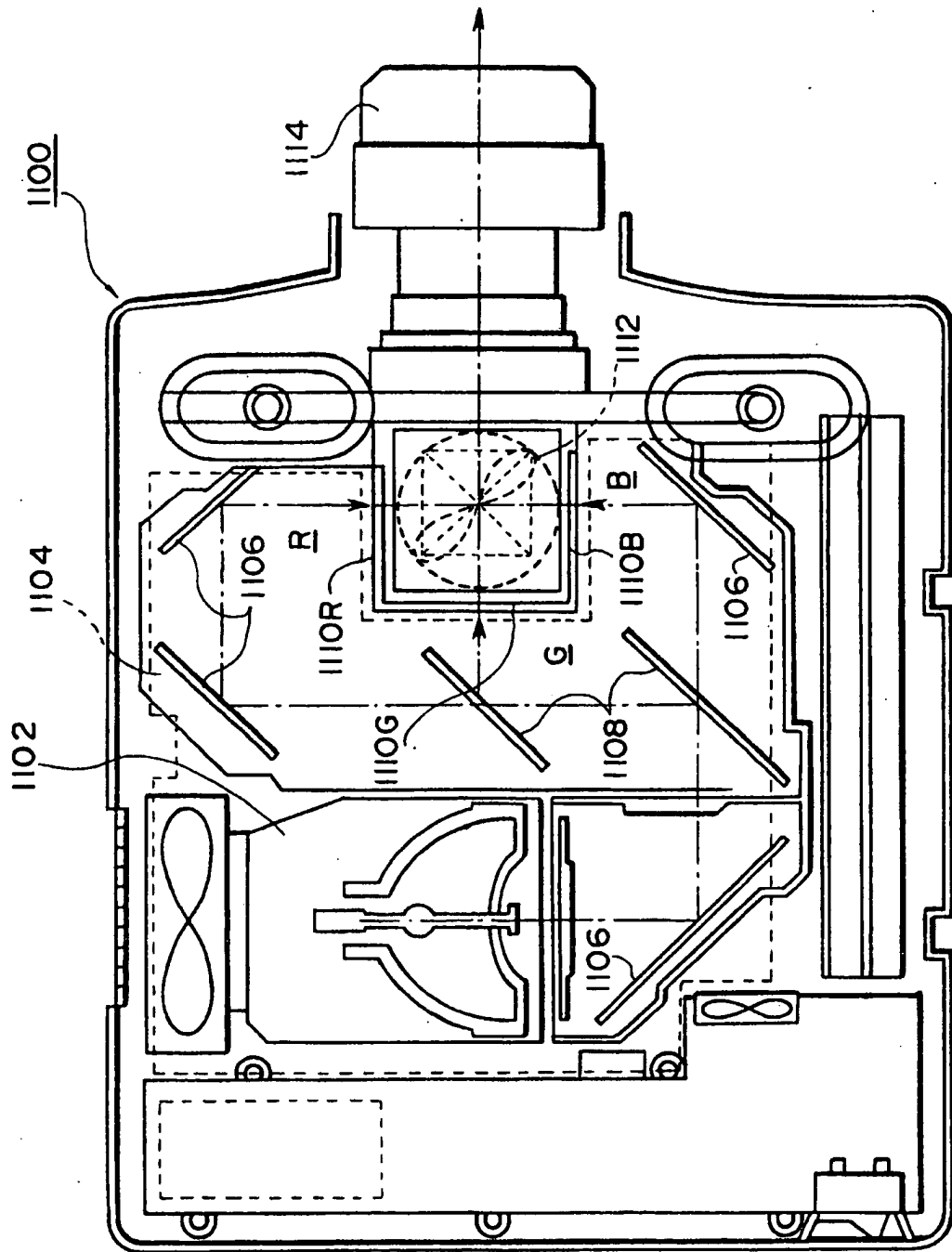
16/18

FIG. 18



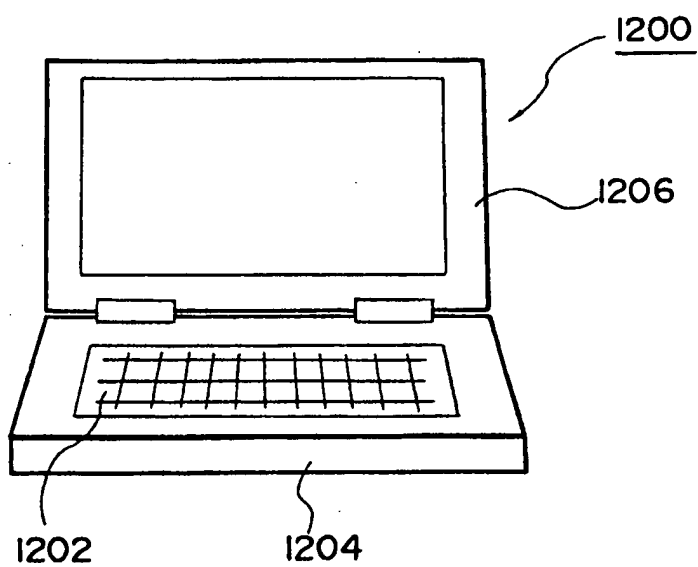
17/18

FIG. 19



18/18

FIG. 20



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP97/03600

A. CLASSIFICATION OF SUBJECT MATTER

Int. Cl⁶ G09G3/36

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int. Cl⁶ G09G3/18, G09G3/36, G02F1/133

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1971 - 1997
Kokai Jitsuyo Shinan Koho	1926 - 1997
Toroku Jitsuyo Shinan Koho	1994 - 1997

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP, 5-224625, A (NEC Corp.), September 3, 1993 (03. 09. 93) (Family: none)	1, 2, 5-8, 11, 12, 16, 17
Y		3, 4, 9, 10, 13-15
Y	JP, 6-337400, A (Sharp Corp.), December 6, 1994 (06. 12. 94) (Family: none)	3, 4, 9, 10, 13
Y	JP, 4-321093, A (NEC Corp.), November 11, 1992 (11. 11. 92) (Family: none)	14, 15

☐ Further documents are listed in the continuation of Box C.
 ☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier document but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search

December 18, 1997 (18. 12. 97)

Date of mailing of the international search report

January 7, 1998 (07. 01. 98)

Name and mailing address of the ISA/

Japanese Patent Office

Facsimile No.

Authorized officer

Telephone No.

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int.Cl⁸ G 0 9 G 3 / 3 6

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int.Cl⁸ G 0 9 G 3 / 1 8, G 0 9 G 3 / 3 6, G 0 2 F 1 / 1 3 3

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国公開実用新案公報 1926-1997年

日本国実用新案公報 1971-1997年

日本国登録実用新案公報 1994-1997年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X	J P, 5-224625, A (日本電気株式会社) 3. 9月. 1993 (03. 09 . 93) (ファミリーなし)	1, 2, 5-8, 11, 12, 16 , 17
Y		3, 4, 9, 10, 13-15
Y	J P, 6-337400, A (シャープ株式会社) 6. 12月. 1994 (06. 1 2. 94) (ファミリーなし)	3, 4, 9, 10, 13
Y	J P, 4-321093, A (日本電気株式会社) 11. 11月. 1992 (11. 11. 92) (ファミリーなし)	14, 15

☐ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの

「E」先行文献ではあるが、国際出願日以後に公表されたもの

「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)

「O」口頭による開示、使用、展示等に言及する文献

「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」同一パテントファミリー文献

国際調査を完了した日

18. 12. 97

国際調査報告の発送日

07.01.98

国際調査機関の名称及びあて先

日本国特許庁 (ISA/J P)

郵便番号100

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

小池 正彦

印

5 H

9 4 7 1

電話番号 03-3581-1101 内線 3533